

A Comparative Investigation of Implementing Diverse Switching Techniques in Switched Impedance Source Inverters: Theoretical Analysis and Simulation Results

Mohsen Hasan Babayi Nozadian¹- Elias Shokati Asl²

1. Department of Electrical Engineering, Faculty of Engineering, Bu-Ali Sina University, Hamedan, Iran, m.nozadian@basu.ac.ir
2. Department of Energy Materials and Energy Research Center, Karaj, Iran, e.shokati@merc.ac.ir

Abstract:

The Switched Z-Source Inverter (S-ZSI) utilizes passive and active elements in the Z-source network, providing flexible voltage boosting capability and various switching possibilities. Although extensive research has been conducted on Z-source inverters, a comprehensive comparative analysis of the effects of different control and switching methods on the performance of a single S-ZSI structure has not been sufficiently addressed in the literature. This paper aims to fill this gap by presenting a detailed comparative study of three distinct switching strategies applied to the same S-ZSI topology. In this paper, three switching methods — conventional PWM, modified sinusoidal PWM, and high-frequency switching — are designed, theoretically analyzed, and compared. The conventional PWM method utilizes multiple shoot-through states per switching cycle, resulting in higher switching losses but simpler implementation. The modified sinusoidal PWM technique reduces the number of shoot-through intervals and employs sinusoidal modulation references, leading to superior harmonic performance. The high-frequency switching method is specifically developed for applications requiring elevated output frequencies, such as electrochemical systems, while accepting higher switching stresses.

A thorough performance evaluation is carried out focusing on key parameters including voltage boost capability, inductor current ripple, capacitor voltage ripple, voltage and current stresses on the switches, switching losses, Total Harmonic Distortion (THD) of the output voltage, and dynamic behavior under different operating conditions. Steady-state analysis is performed using voltage-second and current-second balance principles to derive closed-form expressions for the DC-link voltage and boost factor. Harmonic characteristics of each method are also examined in detail.

Simulation studies are conducted in the PSCAD/EMTDC environment to validate the theoretical findings. Waveforms of inductor current, capacitor voltage, output voltage before and after the LC filter, as well as FFT analysis of the output voltage, are presented and compared for all three methods. The results clearly demonstrate distinct performance characteristics for each switching strategy. The modified sinusoidal PWM method exhibits the best overall performance with the lowest THD, balanced switching losses, and high-quality output voltage, making it the most suitable choice for grid-connected applications. The conventional method offers implementation simplicity at the expense of higher THD and losses. The high-frequency method performs well in high-frequency applications but requires careful consideration of thermal management and efficiency.

This study provides valuable insights into the strengths, limitations, and application-specific suitability of each switching technique within the S-ZSI structure. The comprehensive theoretical analysis supported by extensive simulations offers practical guidelines to select the optimal switching

method based on specific requirements such as output frequency, harmonic constraints, and efficiency targets.

Conclusion

In this paper, the impact of different switching methods on the performance of a single Switched Z-Source Inverter (S-ZSI) structure was comprehensively investigated. Theoretical analysis and extensive simulations demonstrated that changing the switching pattern significantly affects the converter behavior in various aspects, including voltage boost factor, inductor current ripple, voltage stress on the switches, switching losses, Total Harmonic Distortion (THD) of the output voltage, and dynamic response.

The results reveal that the second method (modified sinusoidal PWM) provides the best overall performance. This method achieves the lowest THD (approximately 2%) and exhibits minimal overshoot and undershoot during transients, making it the superior choice for general-purpose applications, particularly grid-connected systems. The third method (high-frequency switching) produces a clean waveform with stable THD in steady-state operation; however, due to the high switching frequency, it shows higher overshoot and undershoot during transient conditions. The first method (conventional PWM), while offering the simplest implementation, suffers from higher THD, increased switching losses, and greater sensitivity to parameter variations.

Keywords: Impedance source inverter, Boost Factor, Switching Pattern, THD, Dynamic Response.

Date of sending the article: 2026/01/14

Acceptance date of the article: 2026/07/13

Name of the Corresponding Author: Mohsen Hasan Babayi Nozadian

Corresponding Author's Address: Department of Electrical Engineering, Faculty of Engineering, Bu-Ali Sina University, Hamedan, Iran

بررسی تطبیقی کاربرد تکنیک‌های سوئیچینگ متنوع در اینورتر منبع امپدانس کلیدزنی شده: تحلیل تئوری و نتایج شبیه‌سازی

نوع مطالعه: پژوهشی

محسن حسن بابای نوزادیان^{۱*} و الیاس شوکتی اصل^۲

۱. گروه مهندسی برق، دانشکده مهندسی، دانشگاه بوعلی سینا، همدان، ایران *m.nozadian@basu.ac.ir

۲. گروه پژوهشی انرژی خورشیدی، پژوهشکده انرژی، پژوهشگاه مواد و انرژی، کرج، ایران e.shokati@merc.ac.ir

چکیده: اینورتر منبع امپدانس کلید شده (S-ZSI)^۱ با بهره‌گیری از عناصر پسیو و اکتیو در شبکه منبع امپدانس، امکان پیاده‌سازی روش‌های مختلف کلیدزنی را فراهم می‌کند. هرچند مقالات متعددی در زمینه تحلیل و بررسی اینورترهای منبع امپدانس منتشر شده است، تأثیر روش‌های کنترل و کلیدزنی مختلف بر عملکرد یک ساختار واحد به‌طور جامع مورد بحث و مقایسه قرار نگرفته است. در این مقاله، بررسی و مقایسه تطبیقی سه روش کلیدزنی متفاوت (PWM متداول، PWM سینوسی اصلاح‌شده و روش کلیدزنی فرکانس بالا) بر روی یک ساختار واحد است. در این پژوهش، تأثیر تغییر الگوی کلیدزنی بر پارامترهای کلیدی شامل ضریب افزایش ولتاژ، ریل جریان سلف، تنش ولتاژ و جریان روی کلیدها، تلفات کلیدزنی، اعوجاج هارمونیک کل (THD)^۲ و رفتار دینامیکی سیستم به‌طور دقیق تحلیل و مقایسه شده است. نتایج نشان می‌دهد که هر روش کلیدزنی رفتار متفاوتی ایجاد می‌کند و انتخاب روش مناسب به نوع کاربرد بستگی دارد. در این مقاله ابتدا تحلیل تئوری جامع عملکرد اینورتر S-ZSI در حالت ماندگار ارائه می‌شود. سپس روش‌های مختلف کلیدزنی معرفی شده و ویژگی‌های عملکردی هر روش با اعمال بر روی ساختار اینورتر منبع امپدانس کلیدزنی شده بررسی و مقایسه تطبیقی عملکرد سه روش از جهات مختلف ارائه می‌شود. در پایان به منظور تایید تحلیل تئوری ارائه شده نتایج شبیه‌سازی در محیط نرم افزار PSCAD/EMTDC برای هر یک از روش‌های پیشنهادی ارائه می‌گردد.

واژگان کلیدی: اینورتر منبع امپدانس، ضریب افزایش، الگوی کلیدزنی، اعوجاج هارمونیک کل، پاسخ دینامیکی.

تاریخ ارسال مقاله: ۱۴۰۴/۱۰/۲۴

تاریخ پذیرش مقاله: ۱۴۰۵/۰۴/۲۲

نام نویسنده مسئول: محسن حسن بابای نوزادیان

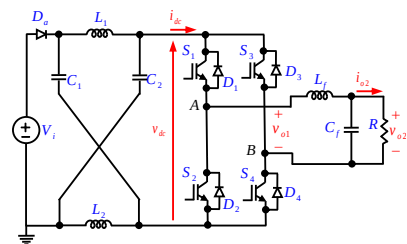
نشانی نویسنده مسئول: گروه مهندسی برق، دانشکده مهندسی، دانشگاه بوعلی سینا، همدان، ایران

¹ Switched Z-source Inverter (S-ZSI)

² Total Harmonic Distortion (THD)

۱- مقدمه

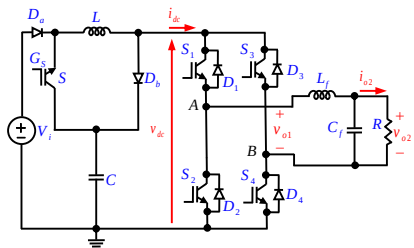
اینورترهای منبع امپدانس سی (ZSI) از زمان معرفی توسط Peng در سال ۲۰۰۳ (Peng, 2003) به دلیل قابلیت افزایش ولتاژ بدون نیاز به مدارهای DC-DC جداگانه، توجه زیادی را به خود جلب کرده‌اند. اینورترهای منبع امپدانس سی با قابلیت افزایش ولتاژ و نیز تبدیل ولتاژ dc به ac از جمله مبدل‌های پرکاربرد در سیستم‌های انرژی تجدیدپذیر به شمار می‌روند. اینورتر منبع امپدانس سی متداول شامل یک شبکه پیسیو X شکل است که مطابق شکل ۱ به اینورتر و منبع dc وصل می‌شود. برخلاف یک اینورتر منبع ولتاژ متداول، اینورتر منبع امپدانس سی با استفاده از خاصیت shoot-through دارای مزیت افزایش یا کاهش ولتاژ ورودی است.



شکل ۱- مدار قدرت اینورتر منبع امپدانس متداول

اینورتر منبع امپدانس سی مقاومت خوبی در برابر تداخل "امواج الکترومغناطیسی (EMI)"^۳ دارد. این ویژگی‌ها، اینورتر منبع امپدانس سی را برای کاربردهای مختلف از قبیل تامین برق اضطراری (Shadnam Zarbil et al, 2016)، خودروهای الکتریکی (Do et al, 2023)، سیستم‌های انرژی تجدیدپذیر (Li et al, 2024)، کاربردهای الکترو شیمیایی (Babaei et al, 2016) و غیره مناسب می‌سازد. با این حال، ساختارهای اولیه ZSI دارای محدودیت‌هایی مانند جریان ورودی ناپیوسته، تنش ولتاژ بالا روی کلیدها و حساسیت به اغتشاشات بودند. در سال‌های اخیر مقالات متعددی در زمینه اینورترهای منبع امپدانس سی ارائه شده است که عمده این مقالات در زمینه ارائه ساختار جدید با قابلیت‌های بهبود یافته می‌باشد (Hasan Babayi Nozadian et al, 2017), (Wang & Luo, 2024), (Hosseini et al, 2025). عمده مقالات ارائه شده با ساختار جدید در جهت بهبود ویژگی‌های اصلی این نوع از مبدل‌ها

چون ضریب افزایش (B)، تنش ولتاژ و جریان، تعداد عناصر به کار رفته در شبکه منبع امپدانس سی ارائه شده‌اند. در شکل ۲ ساختار ارائه شده در مرجع (Nguyen et al, 2015) نشان داده شده است. این ساختار با افزودن کلید فعال به شبکه منبع امپدانس سی، امکان کنترل بهتر و بهبود ویژگی‌های عملکردی را فراهم می‌کند.



شکل ۲- ساختار S-ZSI

با وجود پیچیدگی‌های قابل توجه در ارائه ساختارهای جدید، مقایسه جامع تأثیر روش‌های مختلف کلیدزنی بر عملکرد یک ساختار واحد کمتر مورد توجه قرار گرفته است. در مرجع (Loh et al, 2005) روش کنترلی PWM مناسب برای اینورتر منبع امپدانس سی مر سوم به منظور استفاده در بارهای فرکانس پایین ارائه شده است. همچنین در مرجع (Hasan Babayi Nozadian et al, 2019)، رفتار سه روش کنترلی مختلف بر روی یک ساختار واحد اعمال و بررسی شده است. در این مقاله نشان داده شده است که با تغییر روش کنترلی می‌توان ضریب افزایش ولتاژ یک ساختار را بدون تغییر در مدار قدرت آن بهبود داد. این ویژگی در مبدل‌های منبع امپدانس سی کلیدزنی شده به واسطه وجود یک کلید نیمه‌هادی امکان‌پذیر بوده و قابلیت این مبدل‌ها به راه‌اندازی با روش‌های کنترلی مختلف را نشان می‌دهد. در مرجع (Besati et al, 2024)، یک رویکرد نوین برای ادغام منابع انرژی تجدیدپذیر در شبکه‌های جزیره‌ای با استفاده از اینورتر منبع امپدانس سی و کنترل ارتقایافته ژنراتور سنکرون مجازی ارائه شده که با اعمال تبدیل dq0 در استراتژی کنترل چن‌د حلقه‌ای، چالش‌هایی مانند اعوجاج‌های هارمونیکی، عدم تعادل‌ها، تغییرات زمان‌مرد و جریان ورودی ناپیوسته در اینورترهای منبع امپدانس سی متداول را برطرف می‌کند.

³ Electromagnetic Interference (EMI)

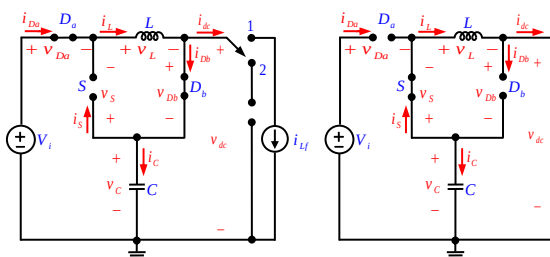
جریان لینک dc	i_{dc}	جریان سلف	i_L
ولتاژ لینک dc	v_{dc}	ولتاژ کلید	v_S
فرکانس کلیدزنی	f_s	ولتاژ دیود	v_D

۲- تحلیل عملکرد اینورتر S-ZSI در حالت ماندگار

اینورتر S-ZSI نیز همانند اینورترهای منبع امپدانس متداول، از حالت shoot-through (ST) در پل H برای افزایش ولتاژ ورودی بهره می‌گیرد. مد کاری ST زمانی اتفاق می‌افتد که یک یا دو ساق اینورتر تمام پل اتصال کوتاه شوند در غیر این صورت اینورتر در مد کاری non shoot-through (nST) خواهد بود. در شکل ۳-الف مدار معادل S-ZSI در مد کاری ST نشان داده شده است. در این مد کاری یک یا دو ساق اینورتر تمام پل اتصال کوتاه شده و مدت زمان آن توسط چرخه کاری (D_{ST}) مشخص می‌شود. چرخه کاری مد کاری ST به صورت زیر تعریف می‌شود:

$$D_{ST} = T_{ST} / T_s \quad (۱)$$

در رابطه فوق T_s نشان دهنده یک دوره تناوب کلیدزنی بوده و T_{ST} برابر با مجموع بازه‌های زمانی از یک دوره تناوب است که در آن مد کاری ST (یا اتصال کوتاه شدن ساق اینورترها) رخ می‌دهد که تعداد این بازه‌های زمانی با توجه به نوع روش کلیدزنی استفاده شده می‌تواند متفاوت باشد ولی مجموع تمامی این حالات ST در هر روش کلیدزنی برابر $D_{ST} T_s$ می‌باشد. با توجه به شکل ۳-الف در این مد کاری کلید S روشن و دیودهای D_a و D_b خاموش می‌باشند. با توجه به این که $V_C > V_i$ می‌باشد دیودهای D_a و D_b در مد کاری بایاس معکوس قرار گرفته و خازن C از طریق کلید S و پل اینورتر در سلف L شارژ می‌شود. جریان سلف در این بازه زمانی برابر با جریان دشارژ خازن است.



جدول ۱ بررسی اجمالی روش‌ها و ساختارهای مختلف ارائه شده در پژوهش‌های پیشین را ارائه می‌دهد.

جدول ۱- خلاصه مطالعات پیشین در حوزه S-ZSI و روش‌های کنترل

مرجع	نوع ساختار	روش کلیدزنی	محدودیت اصلی
Babaei et al, 2016	Half-Bridge Switched Boost	PWM	عدم مقایسه روش‌های مختلف
Nguyen et al, 2015	Switched ZSI	PWM	فقط حالت ماندگار
Hasan Babayi Nozadian et al, 2017	S-ZSI	سینوسی	عدم تحلیل دینامیکی
پژوهش حاضر	S-ZSI	سه روش مختلف	-

همان‌طور که در جدول ۱ مشاهده می‌شود، خلأ اصلی پژوهش‌های پیشین، عدم مقایسه تطبیقی روش‌های مختلف کلیدزنی بر روی یک ساختار واحد و تحلیل ناکافی رفتار دینامیکی است. پژوهش حاضر با هدف پر کردن این خلأ، سه روش کلیدزنی را بر روی یک ساختار S-ZSI واحد بررسی و مقایسه می‌کند. در این مقاله، با اعمال روش‌های کلیدزنی مختلف بر روی ساختار S-ZSI، تحلیل جامعی از عملکرد اینورتر در حالت ماندگار ارائه شده است. با توجه به تفاوت ساختاری و تغییر الگوی کلیدزنی پارامترهای ولتاژ و جریان عناصر مبدل متفاوت خواهد بود. سپس سه روش کلیدزنی مختلف همراه با نحوه تولید سیگنال‌های گیت کلیدها معرفی می‌شود و حالت‌های کاری متناظر با هر روش به تفصیل نشان داده خواهد شد. در پایان به منظور ارزیابی دقیق از نحوه عملکرد مبدل، نتایج شبیه‌سازی با جزییات کامل ارائه شده و تفاوت پاسخ خروجی مبدل مورد بحث و بررسی قرار می‌گیرد. نهادها و پارامترهای مهم استفاده شده در تحلیل‌های ارائه شده در جدول ۲ ارائه می‌شوند.

جدول ۲- نمادها و پارامترهای مهم

نماد	توضیح	نماد	توضیح
D_{ST}	چرخه کاری	M	شاخص مدولاسیون
B	ضریب افزایش	V_C	متوسط ولتاژ دوسر خازن
V_i	ولتاژ ورودی	v_o	ولتاژ خروجی
L	سلف	C	خازن
v_L	ولتاژ سلف	THD	اعوجاج هارمونیک کل

$$i_{dc} = i_L = \frac{V_C}{L}t + I_{LV} \quad (11)$$

$$i_C = -i_L = -\frac{V_C}{L}t - I_{LV} \quad (12)$$

با توجه به رابطه (۶) جریان عبوری از کلید S در مد کاری ST برابر با جریان عبوری از سلف L است. هم چنین با توجه به روابط (۷)، (۸) و (۱۰) مشخص می شود که تنش ولتاژ روی دیودهای D_a و D_b به ترتیب برابر با $V_i - V_C$ و $-V_C$ می باشد و ولتاژ لینک dc به علت اتصال کوتاه شدن ساق های اینورتر برابر صفر می باشد. جریان لینک dc نیز مطابق رابطه (۱۱) برابر با جریان عبوری از سلف L است. در مد کاری nST کلید S خاموش و دیودهای D_a و D_b روشن می شوند. در این حالت، منبع ولتاژ V_i و سلف L به طور مشترک اینورتر را تغذیه می کنند و خازن C از طریق دیودهای D_a و D_b تغذیه می شود. جریان سلف در این بازه زمانی برابر با مجموع جریان شارژ خازن و جریان ورودی اینورتر (جریان لینک dc) می باشد. در شکل ۳-ب مدار معادل S-ZSI در مد کاری nST نشان داده شده است. با توجه به شکل، اینورتر بر حسب نوع روش کلیدزنی می تواند توان را به بار انتقال دهد یا با توجه به این که در برخی از لحظات ساق های اینورتر در حالت مدار باز قرار می گیرند توان انتقالی صفر شود. لذا در این مد کاری دو حالت برای اتصال شبکه امپدانس به اینورتر تمام پل وجود دارد در حالت اول پل اینورتر توسط یک منبع جریان نشان داده شده است و توان به بار انتقال می یابد در صورتی که در حالت دوم اینورتر تمام پل به صورت مدار باز خواهد بود. ذکر این نکته الزامی است که حالت مدار باز و مدت زمان آن با توجه به نوع روش کلیدزنی و "شاخص مدولاسیون (M)"^۴ اینورتر تمام پل می تواند متفاوت باشد و حتی این امکان وجود دارد که در برخی از روش های کلیدزنی مانند روش های کلیدزنی فرکانس بالا حالت مدار باز رخ ندهد. با این وجود ولتاژ دو سر هر یک از اجزای شبکه امپدانس S-ZSI با توجه به مدار معادل شکل ۳-ب یکسان خواهند بود. با اعمال KVL و KCL بر مدار معادل شکل ۳-ب،

(الف)

شکل ۳- مدار معادل مبدل S-ZSI؛ (الف) در مد کاری ST؛

(ب) در مد کاری nST

با اعمال KVL و KCL بر مدار معادل شکل ۳-الف، روابط ولتاژ و جریان اجزای شبکه امپدانس در مد کاری ST به شرح زیر به دست می آید:

$$v_L = V_C \quad (2)$$

بین ولتاژ دو سر سلف و جریان عبوری از آن همواره رابطه زیر برقرار است:

$$v_L = L \frac{di_L}{dt} \quad (3)$$

با جایگذاری مقدار v_L از رابطه (۲) در رابطه (۳) جریان سلف در مد کاری ST به صورت زیر به دست می آید:

$$i_L = \frac{V_C}{L}t + I_{LV} \quad (4)$$

در رابطه فوق I_{LV} نشان دهنده جریان اولیه سلف در مد کاری ST می باشد. با توجه به رابطه فوق مشخص می شود که جریان سلف در این مد کاری به صورت خطی افزایش می یابد. با توجه به شکل ۳-الف روابط ولتاژ و جریان کلید، خازن و دیودها به صورت زیر به دست می آید:

$$v_S = 0 \quad (5)$$

$$i_S = i_L = \frac{V_C}{L}t + I_{LV} \quad (6)$$

$$v_{D1} = V_i - V_C \quad (7)$$

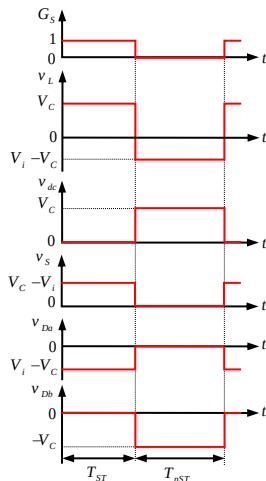
$$v_{D2} = -V_C \quad (8)$$

$$i_{D1} = i_{D2} = 0 \quad (9)$$

$$v_{dc} = 0 \quad (10)$$

⁴ Modulation Index (M)

nST نشان می‌دهد. با توجه به شکل ۴ زمانی که $G_S = 1$ با شد آن‌گاه کلید S رو شن خواهد بود و اینورتر در مد کاری ST کار خواهد کرد در غیر این صورت در مد کاری nST خواهد بود.



شکل ۴- شکل موج‌های حالت دائمی S-ZSI

در حالت دائمی متوسط ولتاژ دو سر سلف‌ها در یک دوره تناوب کلیدزنی برابر صفر می‌باشد. به عبارت دیگر:

$$\frac{1}{T_s} \int_0^{T_s} v_L dt = \left(\int_0^{T_{ST}} v_L dt + \int_0^{T_{nST}} v_L dt \right) = 0 \quad (22)$$

با جایگذاری مقدار v_L از روابط (۲) و (۱۳) در رابطه فوق می‌توان نوشت:

$$\int_0^{T_{ST}} V_C dt + \int_0^{T_{nST}} (V_i - V_C) dt = 0 \quad (23)$$

با جایگذاری رابطه (۱) در رابطه فوق و با در نظر گرفتن $T_{ST} + T_{nST} = T_s$ نتیجه می‌شود:

$$V_C = (1 - D_{ST}) V_i / (1 - 2D_{ST}) \quad (24)$$

مقدار متوسط ولتاژ لینک dc (V_{dc}) در یک دوره تناوب با توجه به روابط (۱۰) و (۱۹) و نیز رابطه (۱) برابر خواهد بود با:

$$V_{dc} = \frac{1}{T_s} \left(\int_0^{T_{ST}} 0 dt + \int_0^{T_{nST}} V_C dt \right) = (1 - D_{ST}) V_C \quad (25)$$

روابط ولتاژ و جریان اجزا در مد nST به شرح زیر محاسبه می‌شود:

$$v_L = V_i - V_C \quad (13)$$

با جایگذاری مقدار v_L از رابطه (۱۳) در رابطه (۳) جریان سلف در مد کاری nST به صورت زیر به دست می‌آیند:

$$i_L = \frac{V_i - V_C}{L} t + I_{LP} \quad (14)$$

در رابطه فوق I_{LP} نشان دهنده جریان اولیه سلف در مد کاری nST می‌باشد. با توجه به این که $V_C > V_i$ می‌باشد لذا جریان سلف در این مد کاری به صورت خطی کاهش می‌یابد. با توجه به شکل ۳-ب روابط ولتاژ و جریان کلید، خازن و دیودها به صورت زیر به دست می‌آیند:

$$v_S = V_C - V_i \quad (15)$$

$$i_S = 0 \quad (16)$$

$$v_{D1} = v_{D2} = 0 \quad (17)$$

$$i_{D1} = i_L = \frac{V_i - V_C}{L} t + I_{LP} \quad (18)$$

$$v_{dc} = v_{dc,max} = V_C \quad (19)$$

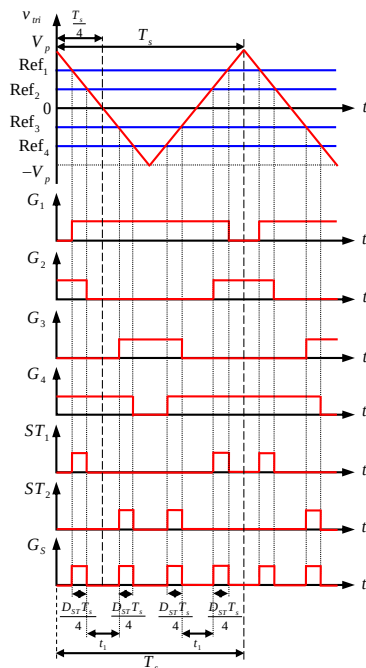
$$i_{dc} = \begin{cases} i_{Lf} & \text{for state 1} \\ 0 & \text{for state 2} \end{cases} \quad (20)$$

$$i_c = i_{D2} = i_L - i_{dc} = \begin{cases} \frac{V_i - V_C}{L} t + I_{LP} - i_{Lf} & \text{for state 1} \\ \frac{V_i - V_C}{L} t + I_{LP} & \text{for state 2} \end{cases} \quad (21)$$

با توجه به رابطه (۱۵) مقدار استرس ولتاژ روی کلید S برابر با $V_C - V_i$ خواهد بود. هم چنین جریان لینک dc مطابق با رابطه (۲۰) دارای دو مقدار خواهد بود که اگر اینورتر در حالت اول باشد مقدار آن برابر با مقدار جریان بار خواهد بود و اگر اینورتر در حالت دوم از مد کاری nST باشد حالت مدار باز رخ خواهد داد. شکل ۴ شکل موج‌های ولتاژ حالت دائمی اجزای S-ZSI را برای دو مد کاری ST و

۳-۱-روش اول

شکل ۶ سیگنال‌های گیت تولید شده با استفاده از روش PWM متداول برای اینورتر S-ZSI را نشان می‌دهد (Loh et al, 2005).



شکل ۶- مشخصه انتقال S-ZSI

در این شکل، G_1, G_2, G_3, G_4 به ترتیب نشان‌دهنده سیگنال‌های کنترل گیت کلیدهای S_1, S_2, S_3 و S_4 می‌باشند. در این روش، سیگنال‌های کنترل گیت G_x ($x=1$ تا 4) از مقایسه سیگنال‌های مرجع Ref_x ($x=1$ تا 4) با یک سیگنال حامل مثلثی $v_{tri}(t)$ با دامنه V_p تولید می‌شوند. سیگنال کنترل گیت (G_5) برای کلید S با اضافه کردن دو سیگنال اتصال کوتاه منحصر به فرد از طریق ST_1 و ST_2 به دست می‌آید. باید توجه کرد که در این روش PWM، چهار حالت ST در هر دوره تناوب T_s وجود دارد. بنابراین، کلید S در هر دوره تناوب کلیدزنی چهار مرتبه روشن و خاموش خواهد شد که منجر به تلفات کلیدزنی بالاتر می‌شود. فرکانس خروجی اینورتر (f_o) نیز به گونه‌ای انتخاب می‌شود که $f_s \gg f_o$ باشد. به منظور مقارن بودن روش کلیدزنی بایستی روابط زیر برقرار باشد:

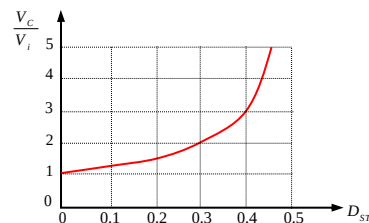
مقدار "ضریب افزایش ولتاژ" S-ZSI از رابطه زیر به محاسبه می‌شود:

$$B = \frac{V_{dc,max}}{V_i} \quad (26)$$

با توجه به مقدار $v_{dc,max}$ از شکل ۴ و نیز مقدار V_C از رابطه (۲۴) ضریب افزایش S-ZSI از رابطه زیر محاسبه می‌شود:

$$B = \frac{V_C}{V_i} = \frac{1-D_{ST}}{1-2D_{ST}} \quad (27)$$

منحنی تغییرات نسبت تبدیل V_C/V_i بر حسب D_{ST} در شکل ۵ نشان داده شده است. زمانی که $D_{ST} = 0$ باشد مقدار V_C/V_i برابر 1 و زمانی که D_{ST} نزدیک به 0.5 می‌شود مقدار آن بسیار بیشتر می‌شود. باید دقت کرد که مشابه اینورتر منبع امیدانه‌سی، چرخه کاری مد کاری ST اینورتر افزایش‌دهنده کلید شده (S-ZSI) نیز نمی‌تواند از 0.5 تجاوز کند.



شکل ۵- مشخصه انتقال S-ZSI

۳-۲- اعمال روش کنترلی PWM بر روی S-ZSI

S-ZSI از حالت ST برای افزایش ولتاژ ورودی V_i بهره می‌گیرد در حالی که روش PWM متداول در VSI به پل اینورتر اجازه نمی‌دهد که حالت ST داشته باشد. در ادامه سه روش PWM مناسب برای S-ZSI توضیح داده می‌شود. در دو روش ولتاژ خروجی دارای فرکانس پایین بوده و S-ZSI را برای اتصال به شبکه شهری نیز مناسب می‌سازد ولی روش سوم کلیدزنی دارای فرکانس خروجی بالا بوده که این روش در صنایع الکترو شیمی کاربرد دارد. با توجه به این که روابط ریپل جریان و ولتاژ اجزای مبدل وابسته به نوع روش کلیدزنی می‌باشد لذا پس از معرفی هر روش روابط تکمیلی مربوط به S-ZSI محاسبه می‌شوند.

⁵ Boost Factor (B)

$$D_{ST} = \frac{Ref_1 - Ref_2}{V_p} \quad (34)$$

با توجه به شکل ۶ مشخص می‌شود که در بازه زمانی t_1 انتقال توان به بار صورت می‌گیرد در این حالت کلیدهای S_1 و S_4 باعث تولید ولتاژ مثبت و یا کلیدهای S_3 و S_2 باعث تولید ولتاژ منفی در خروجی اینورتر می‌شوند. با توجه به شکل ۶ مقدار این بازه زمانی نیز بنا به قانون تشابه مثلث‌ها به صورت زیر محاسبه می‌شود:

$$\frac{Ref_2 - Ref_3}{t_1} = \frac{4V_p}{T_s} \quad (35)$$

با جایگذاری مقدار Ref_3 از رابطه (۲۹) در رابطه فوق و با ساده سازی آن می‌توان نوشت:

$$t_1 = \frac{Ref_2 T_s}{2V_p} \quad (36)$$

برای χ اصول اطمینان از این که بازه زمانی ST از دوره زمانی انتقال توان اینورتر فراتر نمی‌رود و با بازه‌های زمانی توان v_{o1} تداخل ندارد D_{ST} باید طوری انتخاب شود که کل عرض بازه زمانی ST، از کل عرض در دسترس از فاصله صفر در هر دوره تناوب تجاوز نکند به عبارت دیگر:

$$D_{ST} T_s < T_s - \frac{(Ref_2) T_s}{V_p} \quad (37)$$

با ساده سازی رابطه فوق نتیجه زیر حاصل می‌شود:

$$D_{ST} < 1 - \frac{Ref_2}{V_p} \quad (38)$$

در رابطه فوق، $M = \frac{Ref_2}{V_p}$ شاخص مدولا سیون اینورتر می‌باشد.

از جایگذاری مقدار D_{ST} از رابطه (۳۴) در رابطه (۳۸) و ساده سازی آن می‌توان نوشت:

$$Ref_1 < V_p \quad (39)$$

با توجه به شکل ۶ شکل موج‌های ولتاژ و جریان اجزای S-ZSI برای حالتی که ولتاژ خروجی اینورتر مثبت می‌باشد در شکل ۷ نشان داده می‌شوند. با توجه به شکل ۷ بیش‌ترین مقدار ریپل جریان سلف در بازه زمانی t_1 می‌باشد لذا با توجه به مقدار i_L از رابطه (۱۴) می‌توان نوشت:

$$Ref_1 = -Ref_4 \quad (28)$$

$$Ref_2 = -Ref_3 \quad (29)$$

طریقه به دست آوردن سیگنال‌های G_1, G_2, G_3 و G_4 در روش کنترلی PWM متداول برای حالتی که ولتاژ خروجی اینورتر مثبت باشد، با استفاده از شکل ۶ به صورت زیر است:

اگر $Ref_1 > v_{in}(t)$ باشد $G_1 = 1$ خواهد بود،

اگر $Ref_2 < v_{in}(t)$ باشد $G_2 = 1$ خواهد بود،

اگر $Ref_3 > v_{in}(t)$ باشد $G_3 = 1$ خواهد بود،

اگر $Ref_4 < v_{in}(t)$ باشد $G_4 = 1$ خواهد بود.

به منظور این که ولتاژ خروجی اینورتر منفی شود بایستی نحوه روشن شدن کلیدهای اینورتر به صورت زیر تغییر یابد:

اگر $Ref_1 > v_{in}(t)$ باشد $G_3 = 1$ خواهد بود،

اگر $Ref_2 < v_{in}(t)$ باشد $G_4 = 1$ خواهد بود،

اگر $Ref_3 > v_{in}(t)$ باشد $G_1 = 1$ خواهد بود،

اگر $Ref_4 < v_{in}(t)$ باشد $G_2 = 1$ خواهد بود.

با توجه به شرایط فوق سیگنال‌های ST_1, ST_2 و G_S در روش PWM متداول به صورت زیر به دست می‌آیند:

$$ST_1 = G_1 \wedge G_2 \quad (30)$$

$$ST_2 = G_3 \wedge G_4 \quad (31)$$

$$G_S = ST_1 \vee ST_2 \quad (32)$$

در روابط فوق، سمبل‌های " $\wedge$ " و " $\vee$ " به ترتیب نشان‌دهنده AND و OR منطقی می‌باشد.

با توجه به شکل ۶ شیب خط حامل مثلثی (a) در بازه زمانی $0 \leq t < \frac{T_s}{4}$ بر اساس قانون تشابه مثلث‌ها به صورت زیر محاسبه می‌شود:

$$\frac{4(Ref_1 - Ref_2)}{D_{ST} T_s} = \frac{4V_p}{T_s} \quad (33)$$

با ساده سازی رابطه فوق می‌توان نوشت:

(ب)

۴۳

شکل ۸- (الف) شکل مدار کنترل PWM؛ (ب) سیگنال‌های کنترل PWM برای S-ZSI در طول نیمه مثبت دوره تناوب $v_m(t)$

سیگنال‌های ST_1 و ST_2 به ترتیب از مقایسه $v_{tri}(t)$ با دو ولتاژ ثابت V_{ST} و $-V_{ST}$ مرتبط با ضریب کاری D_{ST} تولید می‌شوند. هدف از این دو سیگنال وارد کردن زمان اتصال کوتاه لازم در فاصله $D_{ST}T_s$ در سیگنال‌های کنترل گیت پل اینورتر می‌باشد. در این حالت، سیگنال‌های کنترل گیت برای کلیدهای S_3 ، S_4 و S را می‌توان با استفاده از عبارات منطقی داده شده به شرح زیر به دست آورد:

اگر $V_{ST} > v_{tri}(t)$ باشد $ST_1 = 1$ خواهد بود،

اگر $-V_{ST} < v_{tri}(t)$ باشد $ST_2 = 1$ خواهد بود،

اگر $v_m(t) > v_{tri}(t)$ باشد $G_1 = 1$ خواهد بود،

اگر $-v_m(t) < v_{tri}(t)$ باشد $G_4 = 1$ خواهد بود.

با توجه به شرایط فوق سیگنال‌های G_2 ، G_3 و G_5 در روش PWM اصلاح شده به صورت زیر به دست می‌آیند:

$$G_2 = \overline{G_1 \wedge ST_2} \quad (42)$$

$$G_3 = \overline{G_4 \wedge ST_1} \quad (43)$$

$$G_5 = \overline{ST_1 \wedge ST_2} \quad (44)$$

در روابط فوق، سمبل "—" نشان‌دهنده NOT منطقی می‌باشد.

در نتیجه شکل موج ولتاژ در ورودی (v_{dc}) و خروجی (v_{o1}) دو سر پل اینورتر نیز، در شکل ۸-ب نشان داده شده است. می‌توان مشاهده کرد که v_{o1} نه فاصله در هر دوره تناوب T_s دارد. از شکل ۸-ب می‌توان مشاهده کرد که ضریب کاری D_{ST} می‌تواند با V_{ST} های مختلف تغییر یابد. شیب خط حامل مثلثی (a) از شکل ۸-ب در

بازه زمانی $0 \leq t < \frac{T_s}{2}$ به صورت زیر محاسبه می‌شود:

$$a = \frac{-V_p - V_p}{\frac{T_s}{2}} = \frac{-V_p}{\frac{T_s}{4}} \quad (45)$$

با جایگذاری رابطه فوق در معادله خط و نیز با استفاده از

$$\left. \begin{array}{l} t = 0 \\ v_{tri}(t) = V_p \end{array} \right| \text{ می‌توان نوشت:}$$

$$v_{tri}(t) - V_p = a(t - 0) = \frac{-V_p}{\frac{T_s}{4}} t \quad (46)$$

با ساده سازی رابطه فوق، رابطه $v_{tri}(t)$ برای بازه زمانی $0 \leq t < \frac{T_s}{2}$ به صورت زیر حاصل می‌شود:

$$v_{tri}(t) = \left(\frac{-4V_p}{T_s} \right) \left(t - \frac{T_s}{4} \right) \quad (47)$$

برای بازه زمانی $\frac{T_s}{2} \leq t < T_s$ نیز شیب خط حامل مثلثی از شکل ۸-ب به صورت زیر محاسبه می‌شود:

$$a = 2 \frac{V_p - (-V_p)}{T_s} = \frac{4V_p}{T_s} \quad (48)$$

با جایگذاری رابطه فوق در معادله خط و نیز با استفاده از مختصات $\left. \begin{array}{l} t = T_s \\ v_{tri}(t) = V_p \end{array} \right|$ می‌توان نوشت:

$$v_{tri}(t) - V_p = a(t - T_s) = \frac{V_p}{\frac{T_s}{4}} t - 4V_p \quad (49)$$

با ساده سازی رابطه (۴۹)، رابطه $v_{tri}(t)$ در بازه زمانی $\frac{T_s}{2} \leq t < T_s$ به صورت زیر حاصل می‌شود:

$$v_{tri}(t) = \left(\frac{4V_p}{T_s} \right) \left(t - \frac{3T_s}{4} \right) \quad (50)$$

از روابط (۴۷) و (۵۰) نتیجه می‌شود:

$$v_{tri}(t) = \begin{cases} \left(\frac{-4V_p}{T_s} \right) \left(t - \frac{T_s}{4} \right) & \text{for } 0 \leq t < \frac{T_s}{2} \\ \left(\frac{4V_p}{T_s} \right) \left(t - \frac{3T_s}{4} \right) & \text{for } \frac{T_s}{2} \leq t < T_s \end{cases} \quad (51)$$

از شکل ۸-ب می‌توان روابط زیر را نوشت:

$$v_{tri}(t_1) = -V_{ST} \quad (52)$$

$$v_{tri}(t_2) = -V_{ST} \quad (53)$$

$$v_{tri}(t_1) = v_{tri}(t_2) \quad (54)$$

زمانی انتقال توان اینورتر فراتر نمی‌رود و با بازه‌های زمانی توان v_{o1} تداخل ندارد D_{ST} باید طوری انتخاب شود که کل عرض بازه زمانی ST ، از کل عرض در دسترس از فاصله صفر در هر دوره تناوب تجاوز نکند به عبارت دیگر:

$$D_{ST}T_s < T_s - \max\left(\frac{v_m(t)T_s}{V_p}\right) \quad (63)$$

با ساده‌سازی رابطه فوق نتیجه زیر حاصل می‌شود:

$$D_{ST} < 1 - M_{\max} \quad (64)$$

در رابطه فوق، $M_{\max} = \max\left(\frac{v_m(t)}{V_p}\right)$ بیش‌ترین مقدار شاخص مدولاسیون اینورتر می‌باشد.

از جایگذاری مقدار D_{ST} از رابطه (۶۲) در رابطه (۶۴) می‌توان نوشت:

$$1 - \frac{V_{ST}}{V_p} < 1 - M_{\max} \quad (65)$$

با ساده‌سازی رابطه فوق خواهیم داشت:

$$V_{ST} > M_{\max} V_p \quad (66)$$

اگر مقدار V_{ST} با توجه به رابطه (۶۶) انتخاب شود طیف هارمونیک v_{o1} همان VSI کنترل شده با PWM سینوسی و مثلثی متداول با کلیدزنی ولتاژ تک قطبی خواهد بود. هم چنین مقدار حداکثر مولفه اصلی v_{o1} به صورت زیر به دست می‌آید:

$$\begin{aligned} (v_{o1,\max})_{\text{fundamental}} &= V_{o2,\max} = M_{\max} V_C \\ &= M_{\max} \left(\frac{1 - D_{ST}}{1 - 2D_{ST}} \right) V_i \end{aligned} \quad (67)$$

شکل موج‌های ولتاژ و جریان اجزای S-ZSI با توجه به این روش کلیدزنی در شکل ۹ نشان داده شده است. در شکل ۹ نیز با توجه به شکل ۸-ب شکل موج‌های ولتاژ و جریان در طول نیمه مثبت دوره تناوب $v_m(t)$ نشان داده شده‌اند. با توجه به روابط (۶۳) و (۶۴) هم چنان که مشاهده می‌شود شاخص مدولاسیون تابعی از زمان بوده T_s ($M = v_m(t)/V_p$) و در نتیجه در هر دوره تناوب از T_s شاخص مدولاسیون تغییر می‌یابد (شاخص مدولاسیون از صفر تا $M_{\max}$). در نتیجه در شکل ۹، شکل موج i_C ، i_{Db}

$$t_2 - t_1 = \frac{D_{ST}T_s}{2} \quad (55)$$

از جایگذاری رابطه (۵۲) در رابطه (۵۱) در بازه زمانی $0 \leq t < \frac{T_s}{2}$ می‌توان نوشت:

$$-V_{ST} = \left(\frac{-4V_p}{T_s} \right) \left(t_1 - \frac{T_s}{4} \right) \quad (56)$$

با ساده‌سازی رابطه فوق خواهیم داشت:

$$t_1 = \frac{T_s}{4} \left(1 + \frac{V_{ST}}{V_p} \right) \quad (57)$$

به همین ترتیب از جایگذاری رابطه (۵۳) در رابطه (۵۱) در بازه زمانی $\frac{T_s}{2} \leq t < T_s$ می‌توان نوشت:

$$-V_{ST} = \left(\frac{4V_p}{T_s} \right) \left(t_2 - \frac{3T_s}{4} \right) \quad (49)$$

با ساده‌سازی رابطه فوق خواهیم داشت:

$$t_2 = \frac{T_s}{4} \left(3 - \frac{V_{ST}}{V_p} \right) \quad (59)$$

با جایگزینی t_1 و t_2 به ترتیب از روابط (۵۷) و (۵۹) در رابطه (۵۵)، خواهیم داشت:

$$\frac{D_{ST}T_s}{2} = \frac{T_s}{4} \left(3 - \frac{V_{ST}}{V_p} \right) - \frac{T_s}{4} \left(1 + \frac{V_{ST}}{V_p} \right) \quad (60)$$

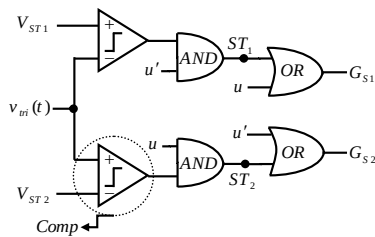
با ساده‌سازی رابطه فوق خواهیم داشت:

$$D_{ST} = \frac{4T_s}{4T_s} - \frac{4T_s V_{ST}}{4T_s V_p} \quad (61)$$

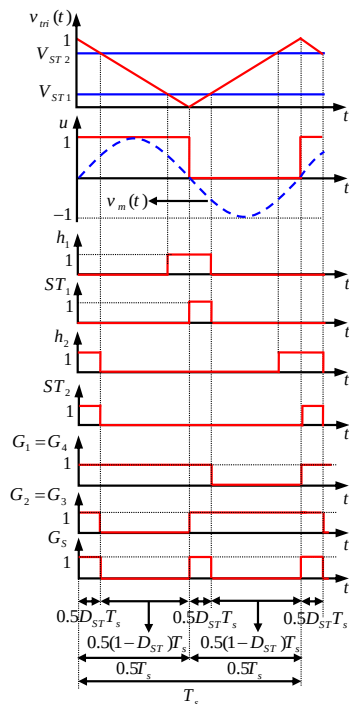
با توجه به رابطه (۶۱) مقدار D_{ST} به صورت زیر خواهد بود:

$$D_{ST} = 1 - \frac{V_{ST}}{V_p} \quad (62)$$

در شکل ۸-ب شکل موج ولتاژ ورودی پل اینورتر (v_{dc}) و شکل موج ولتاژ خروجی دو سر پل اینورتر (v_{o1}) نیز نشان داده شده‌اند. مشاهده می‌شود ولتاژ v_{o1} دارای سه بازه زمانی صفر (زمانی که $v_{o1} = 0$) و دو بازه زمانی انتقال توان (زمانی که $v_{o1} = V_C$) در هر دوره تناوب می‌باشد. برای حصول اطمینان از این که بازه زمانی ST از دوره



شکل ۱۰- مدار کنترل تولید سیگنال‌های PWM در روش کلیدزنی فرکانس بالا



شکل ۱۱- تولید سیگنال‌های ST در یک دوره تناوب برای کلیدهای S-ZSI

شکل ۱۰ طرح کلی مدار کنترل برای تولید سیگنال‌های کنترل PWM را نشان می‌دهد که با استفاده از دو سیگنال اتصال کوتاه V_{ST1} و V_{ST2} و یک سیگنال مثلثی فرکانس بالا می‌توان حالات ST را تولید کرد. هم چنین در شکل ۱۱ شکل موج‌های تولید سیگنال‌های ST برای یک دوره تناوب نشان داده شده‌اند. مطابق شکل ۱۱، دو سیگنال مثلثی $(v_{tri}(t))$ و سینوسی $(v_m(t))$ که دارای فرکانس f_s می‌باشند با یکدیگر مقایسه می‌شوند. $v_m(t)$ با دامنه $|1|^{P.U.}$ داشته و $v_{tri}(t)$ به ترتیب دارای مقادیر حداقل و حداکثر $0^{P.U.}$ و $1^{P.U.}$ می‌باشد.

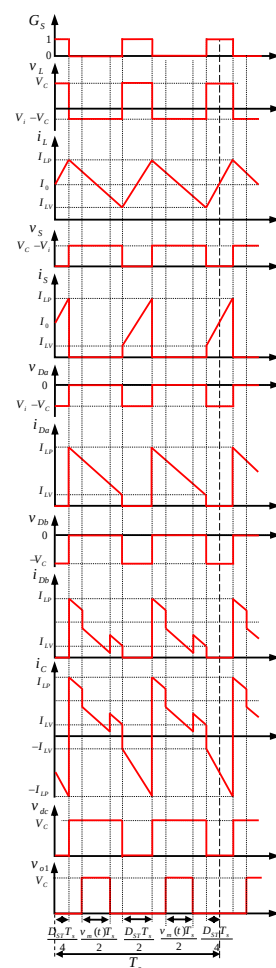
دو سیگنال V_{ST1} و V_{ST2} دارای فرکانس 0Hz بوده و از مقادیر زیر به دست می‌آیند:

و v_{o1} به صورت متناوب در هر دوره تناوب از $T_o = 1/f_o$ تغییر می‌کند در شکل ۹ شکل موج‌ها برای یک دوره تناوب دلخواه از دوره تناوب T_s رسم شده است. با توجه به شکل ۹ و مقدار i_L از رابطه (۱۴) می‌توان نوشت:

$$i_L \Big|_{t=\frac{D_{ST}T_s}{2}} = I_{LP} = \frac{V_C}{L} \frac{D_{ST}T_s}{2} + I_{LV} \quad (68)$$

با جایگذاری مقدار V_C از رابطه (۲۴) مقدار ریپل جریان سلف از رابطه زیر به محاسبه می‌شود:

$$I_{L,PP} = I_{LP} - I_{LV} = \frac{D_{ST}(1-D_{ST})V_i}{2(1-2D_{ST})Lf_s} \quad (69)$$



شکل ۹- شکل موج‌های حالت دائمی ولتاژ و جریان اجزای S-ZSI با استفاده از روش اول

۳-۳- روش سوم

روش سوم روش کلیدزنی فرکانس بالا ابوده که برای کاربردهایی مانند الکتروشمی مناسب است.

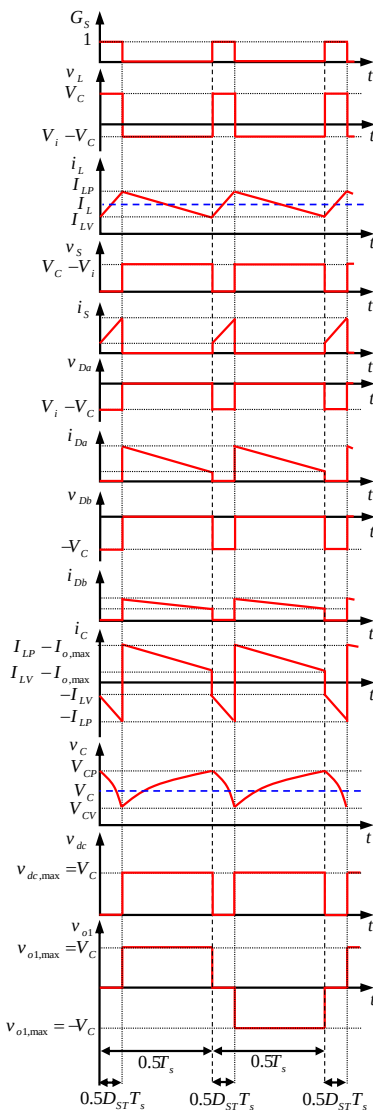
$$i_C = i_{D2} = i_L - i_{dc} = \frac{V_i - V_C}{L}t + (I_{LP} - I_{o,max}) \quad (79)$$

منظور از $I_{o,max}$ در روابط (78) و (79) حداکثر مقدار جریان بار می‌باشد که برابر با جریان لینک dc در مد کاری nST است. حداکثر مقدار جریان بار از رابطه زیر به دست می‌آید:

$$I_{o,max} = \frac{V_{o1,max}}{R} = \frac{V_C}{R} \quad (80)$$

با توجه به اصل تعادل جریان خازن در حالت ماندگار، متوسط جریان خازن در یک دوره تناوب کلیدزنی برابر صفر است. به عبارت دیگر:

$$\frac{1}{T_s} \int_0^{T_s} i_C dt = \frac{2}{T_s} \int_0^{0.5T_s} i_C dt = 0 \quad (81)$$



$$V_{ST1} = D_{ST} \quad (70)$$

$$V_{ST2} = 1 - D_{ST} \quad (71)$$

با توجه به شکل ۱۱ اگر $V_{ST1} > v_{tri}(t)$ باشد $h_1 = 1$ و اگر $V_{ST2} < v_{tri}(t)$ باشد $h_2 = 1$ خواهد بود. به منظور تولید سیگنال‌های shoot through ST_1 و ST_2 یک سیگنال پله (u) با فرکانس f_s نیاز خواهد بود که این سیگنال از مقایسه $v_m(t)$ با مقدار صفر به دست می‌آید. با توجه به شکل ۱۱ و موارد ذکر شده سیگنال‌های ST_1 و ST_2 از روابط زیر به دست می‌آیند:

$$ST_1 = h_1 \wedge u' \quad (72)$$

$$ST_2 = h_2 \wedge u \quad (73)$$

مطابق شکل‌های ۱۰ و ۱۱ و نیز روابط فوق سیگنال‌های گیت کلیدها به صورت زیر به دست می‌آیند:

$$G_{S1} = G_{S4} = u \vee ST_1 \quad (74)$$

$$G_{S2} = G_{S3} = u' \vee ST_2 \quad (75)$$

$$G_S = ST_1 \wedge ST_2 \quad (76)$$

سمبل " $\vee$ " نشان دهنده OR منطقی می‌باشد. شکل ۱۲ شکل موج‌های حالت دائمی ولتاژ و جریان اجزای S-ZSI در یک دوره تناوب نشان می‌دهد. با توجه به شکل موج ۱۲ و مقدار جریان سلف L از رابطه (۴) در مد کاری ST حداکثر مقدار جریان سلف از رابطه زیر حاصل می‌شود:

$$i_L|_{t=0.5D_{ST}T_s} = I_{LP} = \frac{V_C}{2L} D_{ST} T_s + I_{LV} \quad (77)$$

با توجه به موارد فوق مقادیر جریان ولتاژ لینک dc و جریان خازن C به صورت زیر برای بار مقاومتی محاسبه می‌شود.

$$i_{dc} = I_{o,max} \quad (78)$$

شکل ۱۲- شکل موج‌های حالت دائمی ولتاژ و جریان اجزای S-ZSI با استفاده از روش کلیدزنی فرکانس بالا با جایگذاری مقدار i_C از روابط (۱۲) و (۷۹) در رابطه (۸۱) نتیجه می‌شود:

$$\int_0^{0.5D_{ST}T_s} \left(-\frac{V_C}{L}t - I_{LV} \right) dt + \int_0^{0.5(1-D_{ST})T_s} \left[\left(\frac{V_i - V_C}{L} \right)t + (I_{LP} - I_{o,max}) \right] dt = 0 \quad (82)$$

با ساده‌سازی رابطه فوق و با در نظر گرفتن مقادیر I_{LV} و $I_{o,max}$ از روابط (۷۷) و (۸۰) نتیجه می‌شود:

$$\frac{V_C D_{ST}^2}{4Lf_s} + \frac{(V_i - V_C)(1 - D_{ST})^2}{4Lf_s} + I_{LP}(1 - 2D_{ST}) - \frac{V_C(1 - D_{ST})}{R} = 0 \quad (83)$$

با جایگذاری مقدار V_C از رابطه (۲۴) در رابطه فوق و ساده سازی آن نتیجه می‌شود:

$$I_{LP} = \frac{V_i(1 - D_{ST})}{1 - 2D_{ST}} \left(\frac{1 - D_{ST}}{R(1 - 2D_{ST})} + \frac{D_{ST}}{4Lf_s} \right) \quad (84)$$

با جایگذاری رابطه فوق در رابطه (۷۷) و با در نظر گرفتن مقدار V_C از رابطه (۲۴) مقدار I_{LV} به صورت زیر در می‌آید:

$$I_{LV} = \frac{V_i(1 - D_{ST})}{(1 - 2D_{ST})} \left(\frac{1 - D_{ST}}{R(1 - 2D_{ST})} - \frac{D_{ST}}{4Lf_s} \right) \quad (85)$$

با توجه به این که با تغییر مقدار اندوکتانس سلف عمل کرد S-ZSI می‌تواند تغییر کند لذا پیدا کردن حداقل مقدار این اندوکتانس برای عمل در حالت مطلوب ضروری می‌باشد. در حالت مطلوب در صورتی که اجزای S-ZSI و پارامترهای دیگر چون فرکانس کلیدزنی و چرخه کاری مقدار مناسبی داشته باشند.

دیودهای D_a و D_b "عمل کرد سنکرون (SOD)"^۶ داشته و باهم روشن و خاموش می‌شوند در غیر این صورت ممکن است حالتی به وجود آید که دیودها به صورت "عمل کرد آسنکرون (AOD)"^۷ روشن و خاموش شوند. مطابق با شکل ۱۲ در حالت مرزی $I_{LV} = I_{o,max}$ خواهد بود، لذا با توجه به مقادیر I_{LV} و $I_{o,max}$ از روابط (۸۰) و (۸۵) مقدار سلف در

حالت مرزی (I_C) بین عمل کرد SOD و AOD به صورت زیر محاسبه می‌شود:

$$L_C = \frac{R(1 - 2D_{ST})}{4f_s} \quad (86)$$

با توجه به رابطه فوق مشخص می‌شود که با افزایش R و کاهش مقادیر D_{ST} و f_s مقدار سلف حالت مرزی افزایش می‌یابد و برعکس. با توجه به رابطه فوق برای مقادیر معین R ، D_{ST} و f_s در صورتی که $L > L_C$ انتخاب شود اینورتر در عمل کرد SOD خواهد بود و در صورتی که $L < L_C$ باشد اینورتر در عمل کرد AOD کار خواهد کرد. مقادیر ریپل جریان سلف و ریپل ولتاژ خازن از جمله پارامترهای مهم در تعیین و طراحی مبدل‌های الکترونیک قدرت می‌باشند که با توجه به این دو پارامتر می‌توان المان‌های مبدل را تعیین کرد. هم چنین افزایش مقادیر ریپل جریان و ولتاژ می‌تواند منجر به افزایش تنش روی اجزای مبدل و مختل شدن عمل کرد صحیح آن شود.

با توجه به شکل ۱۲ ریپل جریان عبوری از سلف از تفاضل حد بالا و پایین جریان سلف قابل حصول است. بنابراین با توجه به مقادیر I_{LV} و I_{LP} از روابط (۸۱) و (۸۲) می‌توان نوشت:

$$I_{LPP}^{SOD} = I_{LP} - I_{LV} = \frac{V_i D_{ST}(1 - D_{ST})}{2Lf_s(1 - 2D_{ST})} \quad (87)$$

با توجه به رابطه فوق مشخص می‌شود که ریپل جریان سلف رابطه معکوس با مقدار سلف دارد یعنی با افزایش مقدار سلف ریپل کاهش می‌یابد و با کاهش آن افزایش می‌یابد. تحت این شرایط حداکثر مقدار ریپل جریان سلف در $L = L_C$ رخ خواهد داد. با جایگذاری مقدار L_C از رابطه (۸۶) در رابطه (۸۷) حداکثر مقدار ریپل جریان سلف در عمل کرد SOD به صورت زیر به دست می‌آید:

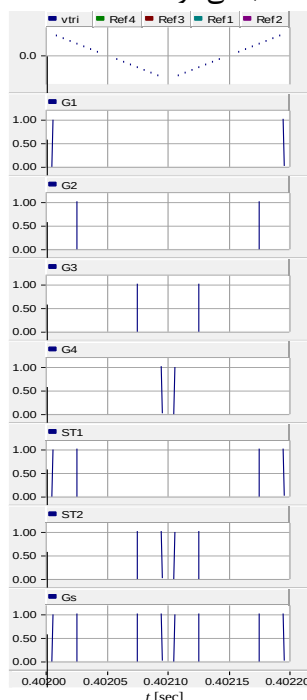
$$I_{LPP,max}^{SOD} = \frac{2V_i D_{ST}(1 - D_{ST})}{R(1 - 2D_{ST})^2} \quad (88)$$

با توجه به شکل ۱۲ مقدار ریپل ولتاژ خازن در این عمل کرد را می‌توان با انتگرال‌گیری از جریان خازن در بازه زمانی $0 \leq t \leq 0.5D_{ST}T_s$ به دست آورد:

⁷ Asynchronous Operation of Diodes (AOD)

⁶ Synchronous Operation of Diodes (SOD)

می‌شوند. همانطور که از شکل ۱۴ مشخص است چهار بازه زمانی ST در یک دوره تناوب وجود دارد که زمان هر چهار بازه مساوی با یکدیگر می‌باشد. مقدار دامنه حامل مثلی برابر با $V_p = 1$ است. از جدول ۳ $D_{ST} = 0.4$ می‌باشد لذا با توجه به به موارد فوق و رابطه (۳۴) مقادیر سیگنال‌های Ref_1 و Ref_2 بایستی طوری انتخاب شوند که $Ref_1 - Ref_2 = 0.4$ باشد. هم چنین با توجه به جدول ۳ $Ref_2 / V_p = Ref_2 = M = 0.5$ می‌باشد که این مقدار رابطه (۳۸) $(D_{ST} < 1 - Ref_2)$ را نیز تضمین می‌کند. بنابراین مقادیر سیگنال‌های مرجع به صورت $Ref_1 = 0.9$ و $Ref_2 = 0.5$ انتخاب می‌شوند.



شکل ۱۴: تولید سیگنال‌های کنترل PWM برای S-ZSI با استفاده از روش اول

در شکل ۱۵ نتایج شبیه‌سازی حالت دائمی ولتاژ و جریان اجزای S-ZSI با استفاده از روش PWM مرسوم نشان داده شده‌اند. در شکل ۱۵-الف ولتاژ و جریان عبوری از سلف L نشان داده شده‌اند. همان طور که از شکل مشخص است در مد کاری ST ولتاژ آن برابر با 60V می‌باشد که برابر با ولتاژ دو سر خازن است که در شکل ۱۵-ب نشان داده شده است. هم چنین ولتاژ دوسر سلف در مد کاری nST تقریباً برابر با 40V- می‌باشد که درستی رابطه (۱۳) را تصدیق می‌کند. جریان سلف در مد کاری ST به صورت خطی افزایش می‌یابد و در مد کاری nST به صورت خطی کاهش می‌یابد.

$$V_{C,PP}^{SOD} = V_{CP} - V_{CV} = -\frac{1}{C} \int_0^{0.5D_{ST}T_s} i_C(t) dt \quad (89)$$

با جایگذاری مقدار i_C از رابطه (۱۲) در رابطه (۸۹) و با توجه به مقادیر V_C و I_{LV} از روابط (۲۴) و (۸۵) ریپل ولتاژ خازن در عمل کرد SOD از رابطه زیر به دست می‌آید:

$$V_{C,PP}^{SOD} = \frac{V_i D_{ST} (1 - D_{ST})^2}{2f_s RC (1 - 2D_{ST})^2} \quad (90)$$

با توجه به رابطه فوق مشاهده می‌شود که ریپل ولتاژ خازن وابسته به تغییرات مقدار سلف نمی‌باشد.

۴- نتایج شبیه‌سازی

برای اعتبارسنجی تحلیل‌های ارائه‌شده، اینورتر S-ZSI با استفاده از سه روش PWM در نرم‌افزار PSCAD/EMTDC شبیه‌سازی شد.

جدول ۳- پارامترهای مورد استفاده برای شبیه‌سازی S-

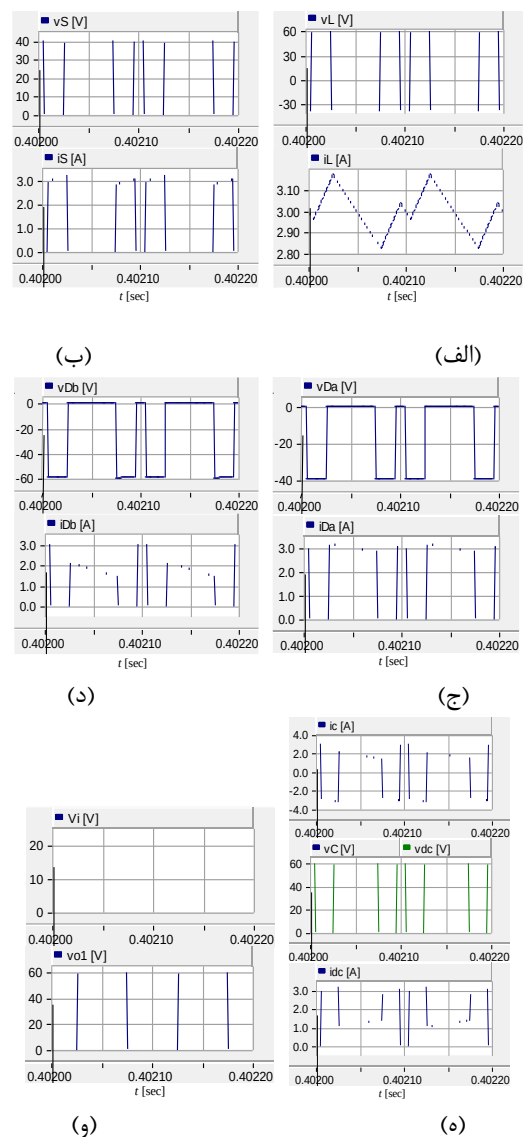
ZSI	
مقدار	مولفه / اجزا
20V	ولتاژ ورودی (V_i)
50 Hz	فرکانس اصلی (f_o)
5 kHz	فرکانس کلیدزنی (f_s)
0.4	چرخه کاری Shoot-through (D_{ST})
0.5	حداکثر مقدار شاخص مدولاسیون (M_{max})
5.6 mH	سلف (L)
470 μF	خازن (C)
4 mH	سلف فیلتر خروجی (L_f)
10 μF	خازن فیلتر خروجی (C_f)
25 Ω	مقاومت بار (R)

نتایج حاصل در ادامه ارائه می‌گردد. جدول ۳ پارامترهای مورد استفاده برای شبیه‌سازی S-ZSI را نشان می‌دهد.

۴-۱- نتایج شبیه‌سازی مربوط به روش اول

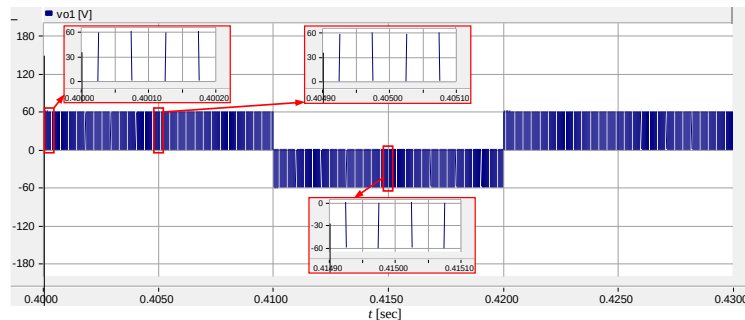
در شکل ۱۴ نحوه تولید سیگنال‌های کلیدزنی با استفاده از روش PWM مرسوم برای یک دوره تناوب نشان داده می‌شوند در این شکل چهار سیگنال مرجع ($Ref_1, Ref_2, Ref_3, Ref_4$) وجود دارد که در مقایسه با حامل مثلی $v_{tri}(t)$ سیگنال‌های کلیدهای S_1 تا S_2 را تولید می‌کنند. برای تولید موج اتصال کوتاه در یک ساق اینورتر سیگنال‌های مربوط به کلیدهای آن ساق با هم به صورت منطقی جمع می‌شوند. که از طریق روابط ۳۰ تا ۳۲ حاصل

با توجه به رابطه (۴۱) بیشترین مقدار ریپل جریان در بازه زمانی انتقال توان می‌باشد که برابر با ۰.۳۵A است که در شکل ۱۵-الف نیز دارای همین مقدار است. در شکل ۱۵-ب شکل موج ولتاژ و جریان کلید S نشان داده شده است که در مد کاری ST کلید روشن بوده و ولتاژ دو سر آن صفر می‌باشد ولی در مد کاری nST کلید خاموش می‌باشد و ولتاژ دو سر آن برابر با V_C خواهد بود.



شکل ۱۵- شکل موج‌های ولتاژ و جریان اجزای S-ZSI با استفاده از روش اول؛ (الف) ولتاژ و جریان عبوری از سلف L ؛

(ب) ولتاژ و جریان عبوری از کلید S؛ (ج) ولتاژ و جریان عبوری از دیود D_a ؛ (د) ولتاژ و جریان عبوری از دیود D_b ؛ (ه) ولتاژ و جریان عبوری از خازن C و ولتاژ و جریان لینک dc؛ (و) ولتاژ ورودی و ولتاژ خروجی اینورتر در شکل‌های ۱۵-ج و ۱۵-د شکل موج‌های ولتاژ و جریان دیودهای D_a و D_b نشان داده شده‌اند. در مد کاری nST جریان دیود D_a همواره برابر با i_L می‌باشد در صورتی که جریان دیود D_b در بازه زمانی انتقال کم‌تر از i_L می‌باشد که رابطه (۲۱) و شکل ۱۵-د درستی آن را تایید می‌کنند. استرس ولتاژ روی دو سر دیودهای D_a و D_b با توجه به روابط (۷) و (۸) به ترتیب برابر با ۴۰V- و ۶۰V- می‌باشد که در شکل‌های ۱۵-ج و ۱۵-د نیز دارای همین مقدار هستند. شکل موج ولتاژ و جریان خازن C و نیز ولتاژ و جریان لینک dc در شکل ۱۵-ه نشان داده شده است. با توجه به این شکل مشخص است که در مد کاری ST ولتاژ لینک dc صفر بوده و در مد کاری nST برابر با ولتاژ دو سر خازن C می‌باشد. در مد کاری ST جریان عبوری از خازن C و جریان لینک dc اندازه یکسانی داشته ولی در خلاف جهت هم می‌باشند. در صورتی که در مد کاری nST در مواقعی که جریان لینک dc صفر می‌باشد جریان عبوری از خازن C برابر با i_L خواهد بود. در شکل ۱۵-و شکل موج ولتاژ وردی و نیز شکل موج ولتاژ خروجی اینورتر نشان داده شده است. با توجه به شکل ۱۵-و حداکثر و حداقل ولتاژ خروجی اینورتر برابر با بیشینه مقدار ولتاژ لینک dc می‌باشد و با فرکانس بسیار کم‌تر از فرکانس کلیدزنی تناوب می‌کند. در شکل ۱۶ شکل موج ولتاژ خروجی اینورتر برای یک دوره تناوب T_o نشان داده شده است با توجه به این که در این روش کلیدزنی شاخص مدولاسیون ثابت است لذا بازه انتقال توان در این حالت همواره ثابت خواهد بود. در شکل ۱۶ شکل موج ولتاژ خروجی اینورتر برای چند دوره تناوب دلخواه از دوره تناوب T_s نشان داده شده است که در هر سه مورد بازه انتقال توان ثابت بوده و دامنه شکل موج برابر با $\pm 60V$ می‌باشد.



شکل ۱۶: شکل موج‌های ولتاژ خروجی اینورتر با استفاده از روش کلیدزنی PWM مرسوم برای یک دوره تناوب T_o

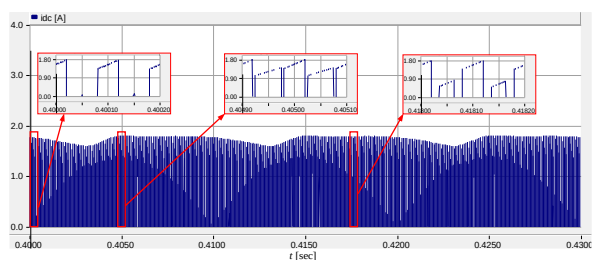
۴-۲ نتایج شبیه‌سازی مربوط به روش دوم

شکل ۱۷ سیگنال‌های گیت در روش PWM مدولاسیون سینوسی را نشان می‌دهد که متناظر با شکل موج‌های شکل ۸ می‌باشد. در این روش از مدولاسیون سینوسی استفاده شده است که از مقایسه $v_m(t)$ و $-v_m(t)$ با $v_{tri}(t)$ سیگنال‌های مربوط به کلیدهای S_1 و S_4 حاصل می‌شوند. هم چنین در این روش سیگنال‌های اتصال کوتاه برخلاف روش قبل به سیگنال کلیدها وابسته نبوده و با استفاده از دو موج V_{ST} و $-V_{ST}$ مستقیماً حالات ST به دست می‌آیند. سیگنال‌های گیت دو کلید دیگر اینورتر با استفاده از ترکیب منطقی از سیگنال به موجود یعنی G_1 ، G_4 ، ST_1 و ST_2 به دست می‌آیند که قبلاً تحت روابط (۴۲) و (۴۳) به آن‌ها اشاره شده است. با توجه به شکل ۱۷ مقدار دامنه حامل مثلثی (V_p) در این روش کلیدزنی برابر با $1pu$ در نظر گرفته شده است برای این که مقدار چرخه کاری D_{ST} باشد بایستی با توجه به رابطه (۶۲) $|V_{ST}| = 0.6$ باشد. هم چنین برای این که بیش‌ترین مقدار شاخص مدولاسیون ۰.۵ باشد بایستی مقدار دامنه $v_m(t)$ برابر با ۰.۵ باشد. در شکل ۱۸ نتایج شبیه‌سازی S-ZSI با استفاده از روش PWM مدولاسیون سینوسی نشان داده شده‌اند. با توجه به این که شاخص مدولاسیون در این روش به صورت سینوسی تغییر می‌نماید و دارای یک مقدار ثابت نمی‌باشد لذا در مد کاری nST بازه زمانی توان متفاوت خواهد بود. به همین علت شکل موج جریان لینک dc نیز با توجه به تغییرات شاخص مدولاسیون تغییر خواهد کرد.

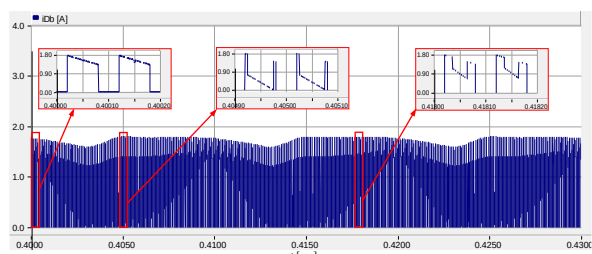
در شکل ۱۸-الف شکل موج ولتاژ و جریان سلف L نشان داده شده است. با توجه به رابطه (۲) v_L در مد کاری ST برابر با ولتاژ دو سر خازن C خواهد بود. که در شکل ۱۸-د برابر با ۶۰V می‌باشد. در مد کاری nST ولتاژ دو سر سلف

L تقریباً برابر با ۴۰V می‌باشد که درستی رابطه (۱۳) را تصدیق می‌کند. جریان سلف L در مد کاری ST به صورت خطی افزایش می‌یابد و در مد کاری nST به صورت خطی کاهش می‌یابد. هم چنین ریپل جریان سلف L با توجه به رابطه (۶۹) برابر با ۰.۴۳A می‌باشد که ریپل جریان از شکل ۱۸-الف نیز همین مقدار خواهد بود. در شکل ۱۸-ب ولتاژ و جریان کلید S نشان داده شده‌اند. همان طور که در شکل ۱۸-ب مشخص است در مد کاری ST کلید روشن بوده و ولتاژ روی دو سر آن صفر می‌باشد و نیز جریان عبوری از آن برابر با i_L است. در مد کاری nST نیز کلید خاموش بوده و جریان عبوری از آن صفر می‌شود. ولتاژ دو سر کلید در مد کاری nST نیز تقریباً برابر با ۴۰V است که درستی رابطه (۱۵) را نشان می‌دهد. در این روش کلیدزنی بر خلاف روش قبلی کلید S تعداد دفعات کم‌تری روشن و خاموش می‌شود. در شکل ۱۸-ج ولتاژ و جریان عبوری از دیود D_a نشان داده شده است که با توجه به شکل دیود D_a در مد کاری ST خاموش می‌باشد و جریان عبوری از آن صفر می‌باشد و در مد کاری nST روشن بوده و جریان عبوری از آن برابر با i_L است. در شکل ۱۸-د ولتاژ دو سر دیود D_b و خازن C و نیز ولتاژ لینک dc نشان داده شده است. همان طور که در شکل مشخص است ولتاژ دو سر دیود D_a در مد کاری nST صفر و برابر با ولتاژ خازن C می‌باشد که نشان می‌دهد دیود D_a در مد کاری nST روشن می‌باشد. ولتاژ لینک dc نیز در مد کاری ST به علت اتصال کوتاه شدن ساق اینورتر صفر بوده و در مد کاری nST نیز برابر با ولتاژ خازن C می‌باشد که درستی رابطه (۱۹) را نشان می‌دهد.

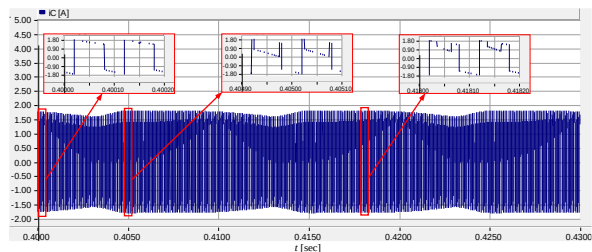
کلید S ؛ (ج) ولتاژ و جریان عبوری از دیود D_a ؛ (د) ولتاژ دوسر دیود D_b و خازن C و نیز ولتاژ لینک dc با توجه به رابطه (۲۴) و مقادیر جدول ۳ متوسط ولتاژ دو سر خازن C برابر با 60V می‌باشد. به علت وابستگی مقادیر جریان دیود D_b و خازن C در مد کاری nST به مقدار جریان لینک dc شکل موج آن‌ها در شکل ۱۸ نشان داده نشده است.



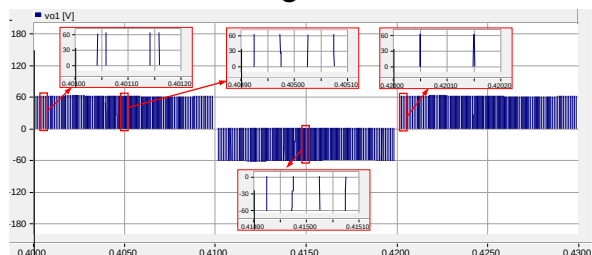
(الف)



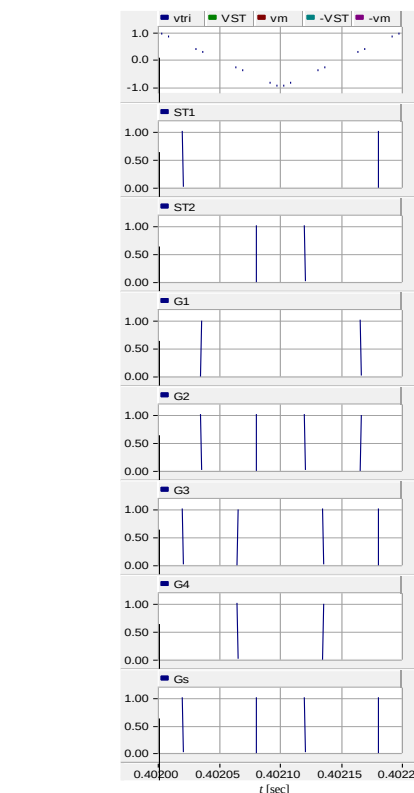
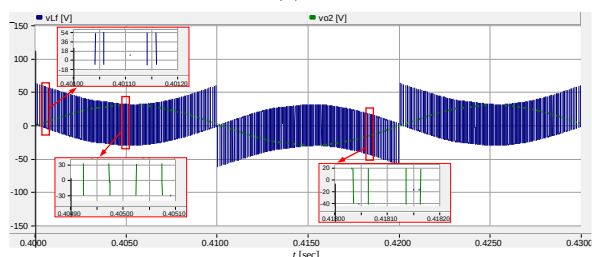
(ب)



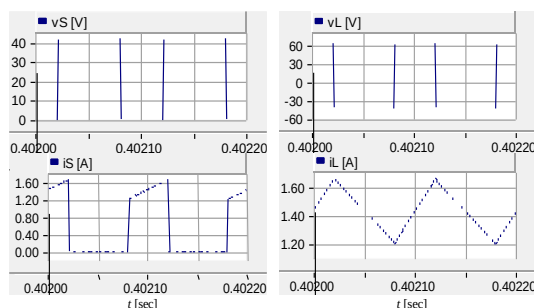
(ج)



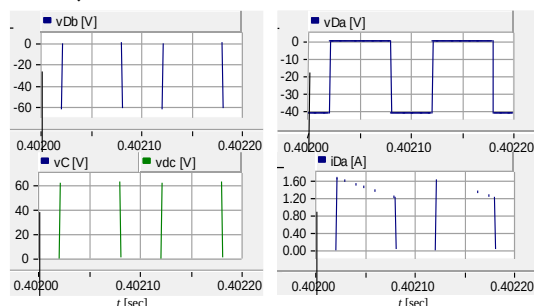
(د)



شکل ۱۷: تولید سیگنال‌های کنترل PWM برای S-ZSI با استفاده از روش PWM مدولاسیون سینوسی



(ب)



(د)

(ج)

شکل ۱۸- شکل موج‌های ولتاژ و جریان اجزای S-ZSI با استفاده از روش کلیدزنی PWM مدولاسیون سینوسی؛ (الف) ولتاژ و جریان عبوری از سلف L ؛ (ب) ولتاژ و جریان عبوری از

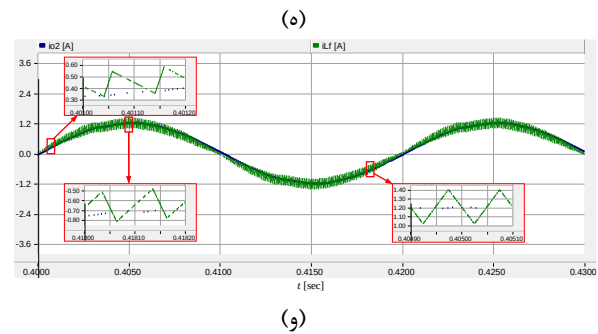
شده است. در مد کاری ST i_C با توجه به رابطه (۱۲) برابر با $-i_L$ است شکل ۱۹-ج درستی آن را تصدیق می کند. در شکل ۱۹-د شکل موج ولتاژ خروجی اینورتر قبل از فیلتر نشان داده شده است که با توجه به شکل ۱۹-د مشخص می شود که در بازه انتقال توان حداکثر مقدار ولتاژ خروجی اینورتر برابر با حداکثر مقدار ولتاژ لینک dc است.

در شکل های ۱۹-ه و ۱۹-و به ترتیب ولتاژ و جریان سلف فیلتر و بار خروجی نشان داده شده است. در مد کاری ST ولتاژ دو سر سلف برابر با مقدار منفی ولتاژ دو سر بار $(-v_{o2})$ می باشد. در مد کاری nST در صورتی که توان به بار انتقال می یابد v_{Lf} برابر با تفاضل v_{o1} و v_{o2} خواهد بود $(v_{o1} - v_{o2})$ و در صورتی که جریان لینک dc صفر باشد v_{Lf} مجدداً برابر با $-v_{o2}$ خواهد بود. مقدار ماکزیمم ولتاژ دو سر بار (v_{o2}) از رابطه (۶۷) برابر با 30V است که شکل ۱۹-ه نیز درستی آن را تصدیق می کند.

در تمامی شکل موج های نشان داده شده در شکل ۱۹ به منظور درک بهتر، شکل موج های پارامترها در چند بازه زمانی مختلف برای یک دوره تناوب T_s نشان داده شده است.

۴-۳- نتایج شبیه سازی مربوط به روش سوم

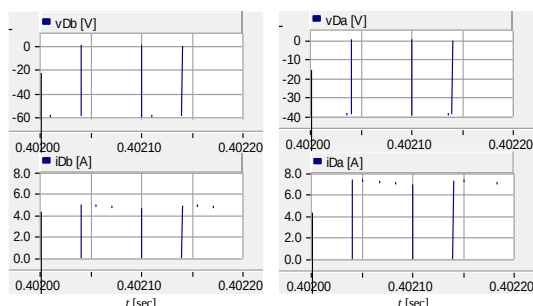
در شکل ۲۰ سیگنال های کنترل مربوط به روش کلیدزنی فرکانس بالا نشان داده شده است. در شکل ۲۰ سیگنال گیت کلید های پل اینورتر و کلید S با فرکانس $f_s = 5kHz$ روشن و خاموش می شوند. زمانی که این کلید روشن بوده اینورتر در مد کاری ST و در حالت خاموش بودن کلید S، اینورتر در مد کاری nST می باشد. با توجه به شکل مشخص می شود که در این روش کلیدزنی دو بازه زمانی یک سان برای ایجاد مد کاری ST وجود دارد و که مدت زمان هریک از این بازه های زمانی برابر با $(D_{ST}T_s)/2$ می باشد. چرخه کاری با توجه به جدول ۳ برابر با 0.4 بوده بنابراین کلید S در 40% از یک دوره تناوب T_s روشن خواهد بود.



شکل ۱۹- شکل موج های ولتاژ و جریان اجزای S-ZSI با استفاده از روش کلیدزنی PWM مدولاسیون سینوسی برای یک دوره تناوب T_o ؛ (الف) جریان لینک dc؛ (ب) جریان عبوری از دیود D_b ؛ (ج) جریان عبوری از خازن C؛ (د) ولتاژ خروجی اینورتر؛ (ه) ولتاژ دو سر سلف فیلتر و بار خروجی؛ (ج) جریان عبوری از سلف فیلتر و بار خروجی

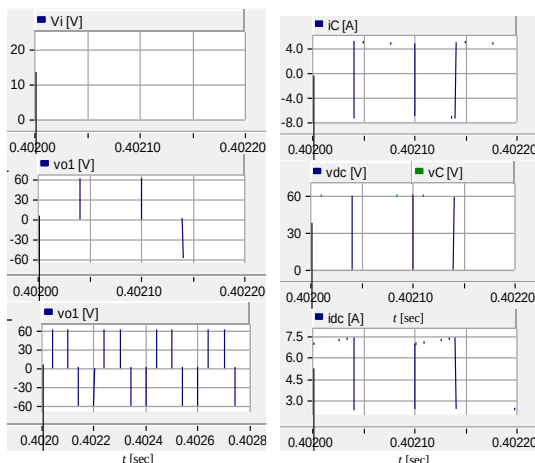
با توجه به این که جریان لینک dc در مد کاری nST با تغییر مقدار شاخص مدولاسیون تغییر می یابد نمی توان شکل موج آن ها را برای یک دوره تناوب T_s ثابت فرض کرد لذا شکل موج های جریان عبوری از دیود D_b و خازن C و نیز جریان لینک dc به ترتیب در شکل های ۱۹-الف تا ۱۹-ج نشان داده شده اند. در شکل ۱۹-الف شکل موج جریان لینک dc در چند بازه مختلف نشان داده شده است. با توجه به شکل ۱۹-الف و نیز رابطه (۱۱)، مقدار i_{dc} در مد کاری ST برابر با i_L است و در تمامی بازه های زمانی از این مقدار تبعیت می کند.

در مد کاری nST با توجه به شکل ۱۹-الف با تغییر شاخص مدولاسیون مقدار i_{dc} در هر دوره تناوب T_s متفاوت خواهد بود به طوری که اگر در حداکثر مقدار شاخص مدولاسیون باشد در بازه زمانی کمتری صفر خواهد بود ولی با کاهش مقدار شاخص مدولاسیون بازه زمانی توان کاهش یافته و i_{dc} در بازه زمانی بیشتری صفر خواهد بود. در شکل ۱۹-ب شکل موج جریان عبوری از D_b نیز به مانند جریان لینک dc در چند بازه زمانی نشان داده شده است. در مد کاری ST دیود D_b خاموش می باشد و جریان عبوری از آن صفر است ولی در مد کاری nST جریان عبوری از آن در صورتی که $i_{dc} = 0$ باشد برابر با i_L و در غیر این صورت از اختلاف i_L و i_{dc} حاصل می شود که درستی رابطه (۲۱) را نشان می دهد. جریان مد کاری nST دیود D_b برابر با جریان عبوری از خازن C است که در شکل ۱۹-ج نشان داده



(د)

(ج)

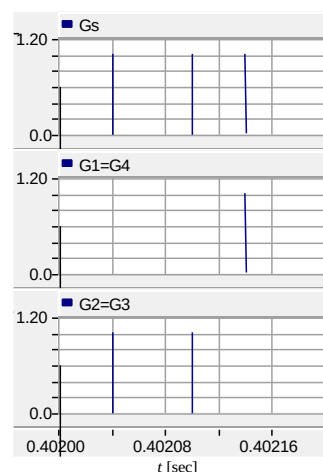


(و)

(ه)

شکل ۲۱- شکل موج‌های ولتاژ و جریان اجزای S-ZSI با استفاده از روش کلیدزنی فرکانس بالا؛ (الف) ولتاژ و جریان عبوری از سلف L ؛ (ب) ولتاژ و جریان عبوری از کلید S ؛ (ج) ولتاژ و جریان عبوری از دیود D_a ؛ (د) ولتاژ و جریان عبوری از دیود D_b ؛ (ه) ولتاژ و جریان عبوری از خازن C و ولتاژ و جریان لینک dc؛ (و) ولتاژ ورودی و ولتاژ خروجی اینورتر

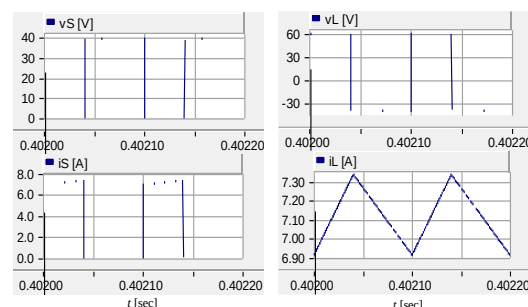
ریپل جریان سلف نیز با توجه به رابطه (۸۵) برابر با 0.43A بوده که منطبق بر مقادیر موجود در شکل موج جریان سلف می‌باشد. ولتاژ و جریان عبوری از کلید S در شکل ۲۱-ب نشان داده شده است. با توجه به شکل ۲۱-ب، در مد کاری ST کلید S روشن بوده و ولتاژ دو سر آن صفر می‌باشد هم چنین جریان عبوری از آن نیز در این مد کاری برابر با جریان عبوری از سلف L بوده که رابطه (۶) را تصدیق می‌کند. در مد کاری nST کلید S خاموش شده و جریان آن به صفر می‌رسد. با توجه به رابطه (۱۵) ولتاژی در حدود 40V ولت در دو سر کلید S قرار می‌گیرد که شکل ۲۱-ب درستی آن را تایید می‌کند.



شکل ۲۰- تولید سیگنال‌های کنترل PWM با استفاده از روش فرکانس بالا

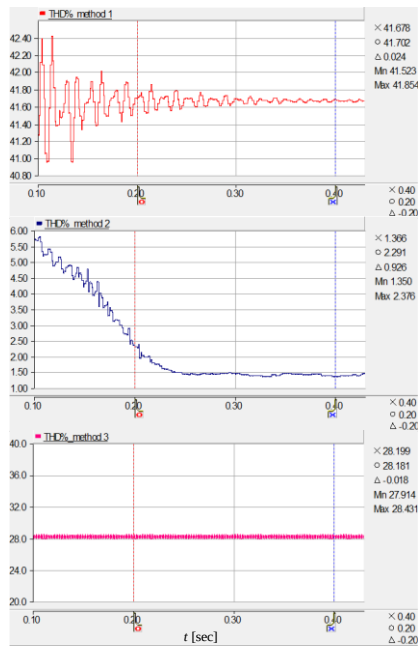
در شکل ۲۱ شکل موج‌های حالت دائمی ولتاژ و جریان اجزای S-ZSI با استفاده از روش کلیدزنی مذکور برای یک دوره تناوب نشان داده شده‌اند.

ولتاژ و جریان عبوری از سلف L در شکل ۲۱-الف نشان داده شده است. با توجه به شکل ۲۱-الف ولتاژ دو سر سلف در مد کاری ST در حدود 60V بوده که از رابطه (۲) پیروی می‌کند. هم چنین در مد کاری nST مقدار آن در حدود 40V بوده که رابطه (۱۳) را تصدیق می‌کند. جریان سلف نیز با توجه به شکل ۲۱-الف در مد کاری ST به صورت خطی افزایش یافته و به حداکثر مقدار خود می‌رسد و در مد کاری nST نیز جریان به صورت خطی کاهش می‌یابد تا به حداقل مقدار خود برسد. مقادیر حداکثر و حداقل جریان سلف در این روش کلیدزنی با توجه به روابط (۸۴) و (۸۵) به ترتیب برابر با 7.41A و 6.98A می‌باشند که شکل ۲۱-الف درستی آن را تایید می‌کند.



(ب)

(الف)



(ج)

شکل ۲۲- تحلیل THD ساختار S-ZSI؛ (الف) بلوک دیاگرام استفاده شده برای روش کلیدزنی اول و دوم؛ (ب) بلوک دیاگرام استفاده شده برای روش کلیدزنی سوم؛ (ج) مقایسه THD ولتاژ خروجی

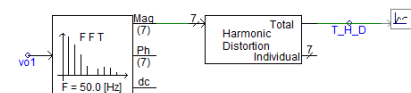
از جمله آن‌ها می‌توان به تعداد حالات shoot-through، رپل جریان سلف، تنش ولتاژ، سطح تلفات کلیدزنی، THD ولتاژ خروجی و کاربردهای مناسب هر روش اشاره داشت.

شکل ۲۲ تحلیل THD ولتاژ خروجی را برای ساختار S-ZSI با استفاده از سه روش کلیدزنی نشان می‌دهد. به منظور استخراج نتایج THD، در نرم افزار PSCAD/EMTDC از بلوک های FFT و Total Harmonic Distortion استفاده شده است. شکل ۲۲-الف بلوک دیاگرام مورد استفاده برای روش های اول و دوم و شکل ۲۲-ب بلوک دیاگرام مربوط به روش سوم را نمایش می‌دهد. تغییرات THD ولتاژ خروجی سه روش در بازه زمانی 0.1 تا 0.4 ثانیه در شکل ۲۲-ج ارائه شده است. با توجه به این شکل، در روش اول تغییرات THD تا رسیدن به حالت ماندگار شدیدتر است، در حالی که در روش های دوم و سوم تغییرات کمتری مشاهده می‌شود. در دو لحظه 0.2 و 0.4 ثانیه، مقدار THD برای هر سه روش اندازه گیری شد که در هر دو زمان، THD روش دوم

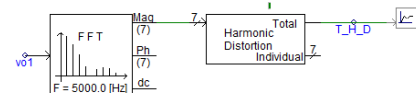
شکل های ۲۱-ج و ۲۱-د شکل موج های ولتاژ و جریان دیودهای D_1 و D_2 را نشان می‌دهد که در مد کاری ST دیودها خاموش بوده و جریان عبوری از آن‌ها صفر می‌باشد و در مد کاری nST روشن می‌شوند. در شکل ۲۱-ه شکل موج های ولتاژ و جریان عبوری از خازن C و نیز ولتاژ و جریان لینک dc نشان داده شده است. با توجه به شکل ۲۱-ه مقدار متوسط ولتاژ خازن در حدود 60V بوده که رابطه (۲۴) را تصدیق می‌کند. جریان خازن با توجه به شکل ۲۱-ه در مد کاری ST برابر با $-i_L$ بوده و در مد کاری nST برابر با جریان عبوری از دیو D_b می‌باشد. با توجه به شکل موج های ولتاژ لینک dc حداکثر مقدار آن برابر با ولتاژ خازن C بوده که نشان می‌دهد در مد کاری nST ولتاژ لینک dc برابر با ولتاژ دو سر خازن می‌باشد. جریان لینک dc نیز مطابق با شکل ۲۱-ه در مد کاری ST برابر با i_L بوده و در مد کاری nST برابر با جریان عبوری از بار می‌باشد. در شکل ۲۱-و ولتاژ ورودی و نیز ولتاژ خروجی اینورتر نشان داده شده است. ولتاژ ورودی برابر با 20V بوده و ولتاژ حداکثر مقدار ولتاژ خروجی اینورتر برابر با حداکثر مقدار ولتاژ لینک dc یعنی 60V می‌باشد.

۴-۴- مقایسه تطبیقی سه روش کلیدزنی

در این بخش، مقایسه بین سه روش کلیدزنی ارائه شده انجام شده است. این مقایسه بر اساس تحلیل های تئوری بخش ۳، روابط حالت ماندگار و نتایج شبیه سازی بخش ۴ صورت گرفته و شامل جنبه های مهم عملکردی مهمی می‌باشد.



(الف)



(ب)

منجر به تلفات کلیدزنی بیشتر می‌شود. رپل جریان سلف در این روش کمترین مقدار را دارد، اما کیفیت ولتاژ خروجی آن نسبت به روش دوم پایین‌تر است.

به مراتب کمتر از دو روش دیگر است. جدول ۴ مقایسه کلی از عملکرد سه روش کلیدزنی را نشان می‌دهد. روش اول به دلیل وجود چهار حالت shoot-through در هر سیکل، تعداد سوئیچینگ کلید S را افزایش می‌دهد که

جدول ۴- مقایسه عملکرد سه روش کلیدزنی

پارامتر	روش اول	روش دوم	روش سوم
تعداد حالات ST در هر دوره تناوب	4	2	2
فرکانس کلیدزنی کلید (S)	بالا (۴ برابر فرکانس حامل)	متوسط	بسیار بالا
ضریب افزایش (B) برای $D_{ST} = 0.4$	3	3	3
حداکثر رپل جریان سلف	0.35A	0.43A	0.43A
حداکثر تنش ولتاژ روی کلید $S (\approx)$	60V	60V	60V
سطح تلفات کلیدزنی	زیاد	متوسط	زیاد
THD ولتاژ خروجی در ثانیه 0.2 به درصد	41.702	2.291	28.199
THD ولتاژ خروجی در ثانیه 0.4 به درصد	41.678	1.366	28.181
مناسب برای کاربرد	فرکانس پایین، اتصال به شبکه	فرکانس پایین، اتصال به شبکه	الکتروشیمی، کاربردهای فرکانس بالا
پیچیدگی مدار کنترل	متوسط	کمی پیچیده‌تر	ساده

ورودی نشان می‌دهد. در همه روش‌ها ولتاژ خروجی متناسب با افزایش V_i افزایش یافته است. ضریب افزایش (B) در حالت ماندگار تقریباً ثابت مانده، اما رفتار گذرا متفاوت است.

روش اول به دلیل وجود چهار حالت shoot-through در هر سیکل تناوب، تعداد سوئیچینگ بالاتری دارد. این امر باعث افزایش انرژی ذخیره‌شده لحظه‌ای در سلف و خازن‌ها می‌شود و در نتیجه هنگام وقوع اغتشاش، نوسانات گذرای بیشتری در ضریب افزایش و THD ولتاژ خروجی ایجاد می‌گردد. روش دوم به دلیل استفاده از مدولاسیون سینوسی و کاهش تعداد حالات shoot-through به دو حالت در هر سیکل، توزیع هارمونیک بهتری دارد و در حالت ماندگار THD پایین و پایداری ارائه داده و پاسخ سیستم به اغتشاشات نیز به طور کلی نرم‌تر است. با این حال، در برخی حالات گذرا، رپل لحظه‌ای ضریب افزایش (B) کمی بیشتر از روش اول مشاهده می‌شود. این پدیده به ماهیت مدولاسیون سینوسی و پاسخ دینامیکی متفاوت مدار در این الگو مربوط می‌شود.

روش دوم بهترین تعادل را ارائه می‌دهد. طبق روابط (۶۶) و (۶۷) مقلله حاضر، طیف هارمونیک ولتاژ خروجی آن دقیقاً مشابه اینورتر منبع ولتاژ متداول با PWM سینوسی-مثلثی تک‌قطبی است. این ویژگی باعث کاهش THD و بهبود کیفیت ولتاژ خروجی شده و آن را برای کاربردهای اتصال به شبکه مناسب‌ترین گزینه می‌کند. سطح تلفات کلیدزنی در این روش نیز متوسط است. روش سوم برای کاربردهایی که فرکانس خروجی بالا مورد نیاز است (مانند الکتروشیمی) مناسب است. هرچند تنش ولتاژ و رپل جریان سلف آن مشابه روش دوم است، اما فرکانس بالای کلیدزنی باعث افزایش تلفات و کاهش راندمان می‌شود.

۴-۵- بررسی پاسخ دینامیکی

به منظور ارزیابی رفتار دینامیکی سه روش کلیدزنی، شبیه‌سازی‌های جامعی تحت دو شرط مهم انجام شد: تغییر ولتاژ ورودی و تغییر مقاومت بار خروجی. نتایج این بررسی‌ها در شکل‌های ۲۳ و ۲۴ ارائه شده است.

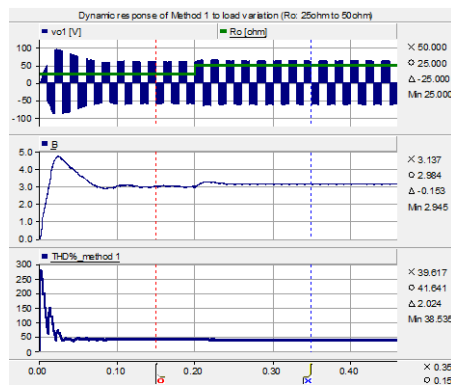
۴-۵-۱- تغییر ولتاژ ورودی از 20 ولت به 30 ولت

در این حالت ولتاژ ورودی در لحظه 0.2 ثانیه به صورت پله‌ای از 20V به 30V تغییر می‌یابد. شکل ۲۳ (الف، ب و ج) پاسخ دینامیکی سه روش را تحت تغییر پله‌ای ولتاژ

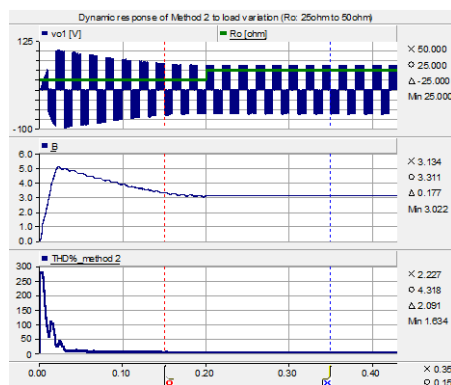
می‌دهد که منجر به overshoot و undershoot بیشتر در ولتاژ خروجی و ضریب افزایش می‌گردد.

۴-۵-۲- تغییر بار خروجی از ۲۵ اهم به ۵۰ اهم

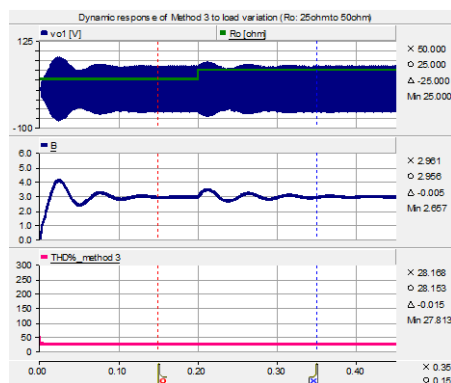
در این حالت ولتاژ ورودی در لحظه ۰.۲ ثانیه به صورت پله‌ای از ۲۵ اهم به ۵۰ اهم تغییر می‌یابد.



(الف)

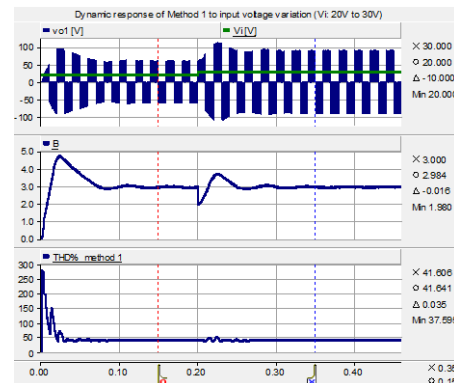


(ب)

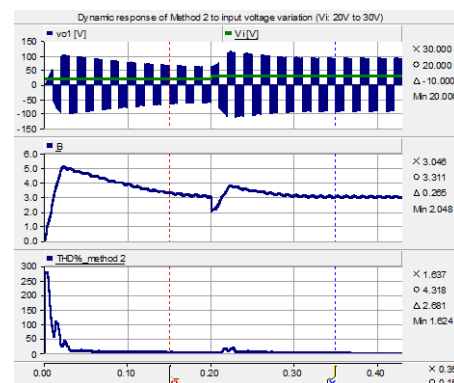


(ج)

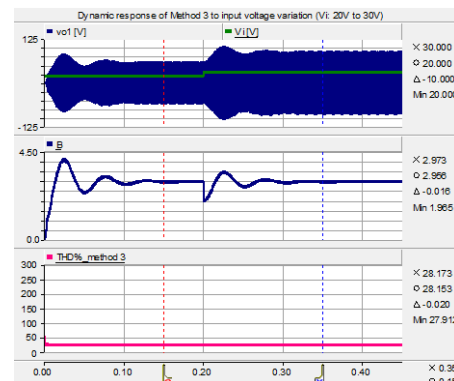
شکل ۲۴- بررسی رفتار دینامیکی با تغییر پله ای بار خروجی؛
(الف) روش اول؛ (ب) روش دوم؛ (ج) روش سوم



(الف)



(ب)



(ج)

شکل ۲۳- بررسی رفتار دینامیکی با تغییر پله ای ولتاژ ورودی؛

(الف) روش اول؛ (ب) روش دوم؛ (ج) روش سوم

تفاوت جزئی (حدود ۳ درصدی) در THD نیز عمدتاً به شرایط گذرا و نحوه توزیع هارمونیک‌ها در لحظه تغییر مربوط می‌شود و در حالت ماندگار، THD روش دوم همچنان پایین و پایدار باقی می‌ماند. در روش سوم فرکانس بالای کلیدزنی باعث می‌شود هارمونیک‌های مرتبه پایین به باندهای فرکانسی بالاتر منتقل شوند و شکل موج ولتاژ خروجی بسیار صاف و با نویز کمتری ظاهر شود. با این حال، به دلیل سرعت بالای پاسخ کنترلر (زمان سوئیچینگ کوتاه)، سیستم در لحظه اغتشاش واکنش سریع‌تری نشان

نشریه علمی- پژوهشی کیفیت و بهره‌وری صنعت برق ایران سال پانزدهم شماره ۱ شماره پیاپی ۴۲ بهار ۱۴۰۵

مراجع

- Peng, F. Z. (2003). Z-source inverter. *IEEE Transactions on Industry Applications*, 39(2), 504–510.
- Shadnam Zarbil M, Shokati Asl E, Babaei E, Sabahi M. A new structure for quasi-Z-source inverter based on Switched Inductors and transformer. *ieijqp* 2016; 4 (2) :63-73.
- Do, T. V., Kandidayeni, M., Trovão, J. P. F., & Boulon, L. (2023). Dual-source high-performance active switched quasi-Z-source inverter for fuel cell hybrid vehicles. *IEEE Transactions on Power Electronics*, 38(10), 12497–12507.
- Li, H., Lin, J., Lin, Y., & Jin, T. (2024). A high step-up hybrid Y-source-quasi-Z source DC–DC converter for renewable energy applications. *IEEE Transactions on Industry Applications*, 71(9), 10681–10692.
- Babaei, E., Shokati Asl, E., & Hasan Babayi, M. (2016). Steady-state and small-signal analysis of high voltage gain half-bridge switched-boost inverter. *IEEE Transactions on Industrial Electronics*, 63(6), 3546–3553.
- Nguyen, M. K., Le, T. V., Park, S. J., & Lim, Y. C. (2015). A class of quasi-switched boost inverters. *IEEE Transactions on Industrial Electronics*, 62(3), 1526–1536.
- Hasan Babayi Nozadian, M., Babaei, E., Hosseini, S. H., & Shokati Asl, E. (2017). Steady-state analysis and design considerations of high voltage gain switched Z-source inverter with continuous input current. *IEEE Transactions on Industrial Electronics*, 64(7), 5342–5350.
- Wang, X., & Luo, W. (2024). An improved sequential-model predictive control for an O-Z-source inverter without weighting factors. *CPSS Transactions on Power Electronics and Applications*, 9(2), 207–218.
- Hosseini, S., et al. (2025). An enhanced single phase quasi Z-source switched capacitor seven level inverter with modified SPWM for PV applications. *Scientific Reports*, 15, Article 9926.
- Loh, P. C., Vilathgamuwa, D., Lai, Y. S., Chua, G., & Li, Y. (2005). Pulse-width modulation of Z-source inverters. *IEEE Transactions on Power Electronics*, 20(6), 1346–1355.
- Hasan Babayi Nozadian, M., Babaei, E., & Hosseini, S. H. (2019). Effect of different PWM control methods on behavior of the series modified switched boost inverter. *IET Power Electronics*, 12(12), 3041–3055.

شکل ۲۴ (الف، ب و ج) پاسخ سه روش به تغییر بار خروجی را نمایش می‌دهد. ولتاژ خروجی در همه روش‌ها تقریباً ثابت مانده که نشان‌دهنده عملکرد مناسب روش کنترلی است.

با این حال تفاوت‌های مهمی مشاهده می‌شود:

روش اول نوسانات گذرای بیشتری در ضریب افزایش دارد. روش دوم بهترین ثبات را نشان می‌دهد و تقریباً بدون نوسان قابل توجه به حالت ماندگار می‌رسد. روش سوم شکل موج با نویز کمی داشته اما مانند حالت قبل، overshoot و undershoot بیشتری در لحظه تغییر بار مشاهده می‌شود.

۵- نتیجه گیری

در این مقاله، تأثیر روش‌های مختلف کلیدزنی بر عملکرد یک ساختار واحد اینورتر منبع امپدانسی کلیدشده (S-ZSI) به‌طور جامع بررسی شد. تحلیل تئوری و شبیه‌سازی‌های گسترده نشان داد که تغییر الگوی کلیدزنی، رفتار مبدل را از جنبه‌های مختلف (ضریب افزایش ولتاژ، رپل جریان سلف، تنش ولتاژ روی کلیدها، تلفات کلیدزنی، THD ولتاژ خروجی و پاسخ دینامیکی) به‌طور قابل توجهی تحت تأثیر قرار می‌دهد.

با توجه به تحلیل‌ها و نتایج به دست آمده مشاهده می‌شود که روش دوم (PWM سینوسی اصلاح‌شده) بهترین تعادل را ارائه داد. این روش کم‌ترین میزان THD در حدود 2 درصد را داشته و نوسانات گذرای کم را ارائه داد. بنابراین برای کاربردهای عمومی (اتصال به شبکه) گزینه برتر محسوب می‌شود. روش سوم (کلیدزنی فرکانس بالا) شکل موج با نویز کم و THD پایدار در حالت ماندگار نشان داد، اما به دلیل فرکانس بالا، overshoot و undershoot بیشتری در شرایط گذرا مشاهده شد. روش اول (PWM متداول) ساده‌ترین پیاده‌سازی را دارد، اما THD بالاتر، تلفات کلیدزنی بیشتر و حساسیت بالاتری به تغییرات نشان داد. علاوه بر این، تأثیر تغییر شاخص مدولاسیون بر روی مقدار چرخه کاری و پارامترهای طراحی در آنالیزهای تئوری ارائه شد و با استفاده از نتایج شبیه‌سازی ارائه شده با استفاده از نرم افزار PSCAD/EMTDC شکل موج ولتاژ و جریان المان‌های مختلف مبدل در فرکانس بالا و پایین مورد ارزیابی قرار گرفت.

Besati, S., Mosallanejad, A., & Manjrekar, M. (2024). Control strategy for virtual synchronous generator based on Y-Z source inverter in islanded grids. In *2024 11th International Conference on Electrical and Electronics Engineering (ICEEE)* (pp. 89–94).