Iranian Electric Industry Journal
Quality & Productivity
P.P 51-67

Vol. 11/ No. 2/ Summer 2022
ISSN 2322-2344
eISSN 2717-1639

Design and implementation of a novel non-isolated DC-DC converter with high voltage gain and low voltage stress

Hamed Javaheri Fard [1], Ph.D. Student, Seyed Mohammad Sadeghzadeh [2], Associate Professor

1- Electrical Engineering Department, Faculty of Engineering, Shahed University, Tehran, Iran.
Email: hamed.javaherifard@shahed.ac.ir
2- Electrical Engineering Department, Faculty of Engineering, Shahed University, Tehran, Iran.
Email: sadeghzadeh@shahed.ac.ir (Corresponding author)

Abstract:

In this paper, a non-isolated high step-up DC-DC converter with an interleaved structure is presented that is suitable for photovoltaic energy conversion systems. In the proposed topology, coupled inductors and the switched capacitor cells have been used to increase the output voltage. Achieving this purpose is in a situation where no extreme duty cycle or high turns ratio will be required. Due to the use of the interleaved structure and equal current division in two phases, the current ripple is reduced. Also, since the voltage stress of the switches is lower than the output voltage, selecting the low-voltage rated switches and small R_{ds} (On) reduces the conduction loss. Other advantages of the proposed converter include providing the soft-switching conditions for the power switches and alleviating the reverse recovery problem. Recycling of the leakage energy due to the presence of the coupled inductors and no need for the clamp circuits is an important feature of the proposed converter. The experimental results, using prototype 350 W, 18 V input, and 400 V output, verify the effective performance of the proposed converter.

Keywords: DC-DC converter, interleaved structure, switched capacitor, coupled inductor, high voltage gain

Submit date: 2021/11/12
Accepted date: 2022/04/09

Corresponding author Name: Dr. Seyed Mohammad Sadeghzadeh
Corresponding author address: Tehran, Persian Gulf Freeway, Shahed University, Faculty of Engineering, Electrical Engineering Department

[Downloaded from ieijqp.ir on 2026-11-06]

[DOR: 20.1001.1.23222344.1401.11.2.3.7]

Iranian Electric Industry Journal
Quality & Productivity
ص.ص ۶۷-۵۱

Vol. 11 / No. 2/ Summer 2022
ISSN 2322-2344
eISSN 2717-1639

طراحی و پیاده‌سازی یک مبدل جریان مستقیم به جریان مستقیم غیر ایزولهٔ جدید با بهره ولتاژ بالا و تنش ولتاژ پایین

نوع مطالعه: پژوهشی

حامد جواهری فرد، دانشجوی دکتری برق قدرت، سید محمد صادق زاده، دانشیار گروه برق قدرت

دانشکده فنی و مهندسی، گروه برق قدرت، دانشگاه شاهد، تهران، ایران

hamed.javaherifard@shahed.ac.ir, sadeghzadeh@shahed.ac.ir

چکیده: در این مقاله، یک مبدل جریان مستقیم به جریان مستقیم (DC-DC) افزاینده غیر ایزوله با ساختار درهم تنیده یا اینترلیود ارائه شده است که برای کاربردهای منابع تجدیدپذیر انرژی خصوصا سیستم تبدیل انرژی خورشیدی مناسب است. در توپولوژی پیشنهادی، از سلف های تزویج و سلول‌های خازن سوئیچ شونده برای افزایش ولتاژ خروجی استفاده شده است. دستیابی به این هدف در شرایطی است که هیچ چرخه کاری شدید یا نسبت تبدیل‌های بالا مورد نیاز نخواهد بود. به دلیل استفاده از ساختار درهم تنیده و تقسیم جریان برابر در دو فاز، ریپل جریان کاهش می یابد. همچنین از آنجایی که تنش ولتاژ کلیدها کمتر از ولتاژ خروجی است، با انتخاب سوئیچ‌های ولتاژ نامی پایین و $R_{ds(On)}$ کوچک، تلفات هدایتی کاهش می‌یابد. از دیگر مزایای مبدل پیشنهادی می‌توان به فراهم کردن شرایط کلیدزنی نرم برای سوئیچ‌های قدرت و همچنین کاهش مشکل بازیابی معکوس دیودها اشاره کرد. بازیافت انرژی نشتی به دلیل وجود سلف‌های تزویج و عدم نیاز به مدارهای حفاظتی مانند اسنابرها یا کلمپ‌ها یکی دیگر از ویژگی‌های مهم مبدل پیشنهادی است. در انتها، نتایج تجربی با استفاده از نمونه اولیه آزمایشگاهی ۳۵۰ وات با ورودی ۱۸ ولت و خروجی ۴۰۰ ولت، عملکرد مؤثر مبدل پیشنهادی را تأیید می‌کند.

واژه‌های کلیدی: مبدل DC-DC افزاینده، ساختار درهم تنیده (اینترلیود)، خازن‌های سوئیچ شونده، بهره ولتاژ بالا

تاریخ ارسال مقاله: ۱۴۰۰/۸/۲۱

تاریخ پذیرش مقاله: ۱۴۰۱/۰۱/۲۰

نام نویسنده‌ی مسئول: دکتر سید محمد صادق زاده

نشانی نویسنده‌ی مسئول: تهران- آزادراه خلیج فارس- دانشگاه شاهد- دانشکده فنی و مهندسی- گروه برق قدرت

[Downloaded from ieijqp.ir on 2026-11-06]

[DOR: 20.1001.1.23222344.1401.11.2.3.7]

۱- مقدمه

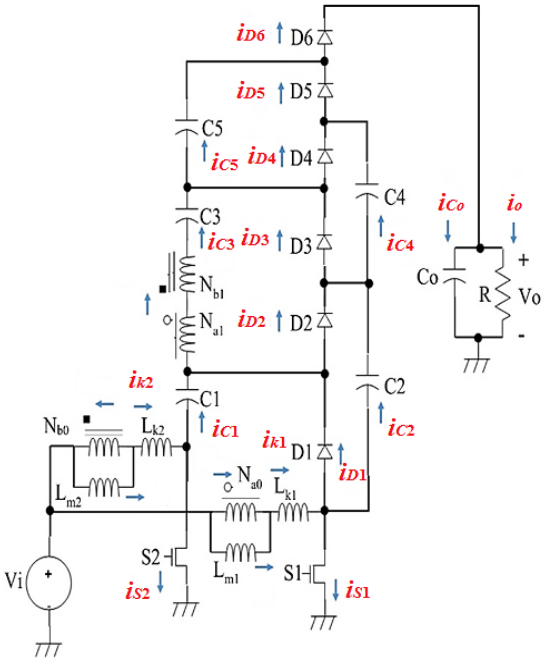
در سال‌های اخیر توجه به تجهیزات الکترونیک قدرت به دلیل کاربرد در نیروگاه‌های تجدیدپذیر پُر رنگ‌تر شده است. مبدل‌های افزاینده ولتاژ[۱] DC-DC مرسوم، در گذشته به طور گسترده در سیستم‌های تبدیل انرژی خورشیدی استفاده می‌شدند. اگرچه ساختار ساده‌ای دارند، اما تنش ولتاژ بالا[۲]، چگالی توان کم[۳]، حساسیت ولتاژ خروجی به چرخه وظیفه[۴]، مشکل بازیابی معکوس[۵] و ریپل جریان[۶] بالا استفاده از آنها را محدود می کند. مبدل‌های DC-DC افزاینده[۷] سطح ولتاژ DC را با ذخیره انرژی در ورودی و آزاد کردن آن در خروجی افزایش می‌دهند (فروزش و دیگران،۲۰۰۹). آن‌ها عمدتاً به دو دسته تقسیم می شوند: ایزوله[۸] و غیر ایزوله[۹] (بهاسکار و دیگران،۲۰۲۰). مبدل‌های ایزوله اگرچه دارای ضریب تبدیل ولتاژ بالایی هستند (اسکندرپور و دیگران،۲۰۰۹) اما به دلیل استفاده از ترانسفورماتور و سلف، اندازه بزرگی دارند. هزینه تولید آنها و تداخل نویزهای الکترومغناطیسی[۱۰] بالا است. مبدل فلای‌بک[۱۱] (عباسیان و دیگران،۲۰۰۹، لی و دیگران،۲۰۱۷) و مبدل فوروارد[۱۲] (یون و دیگران،۲۰۱۹، لی و دیگران،۲۰۱۷) نمونه‌هایی از این دسته هستند. مبدل‌های افزاینده DC-DC غیر ایزوله مبتنی بر مبدل‌های افزاینده مرسوم هستند که با اِعمال و افزودن تکنیک‌های تقویت ولتاژ به ساختار مدار و ایجاد توپولوژی‌های جدید طراحی می‌شوند. این تکنیک‌ها عمدتاً با کمک عناصر مدار شامل دیودها، خازن‌ها و سلف‌ها ایجاد می‌شوند. خازن‌های سوئیچ شونده[۱۳] (فریدپاک و دیگران،۲۰۲۱، اجمی و دیگران،۲۰۱۵)، سلف‌های سوئیچ شونده[۱۴] (فریدپاک و دیگران،۲۰۲۱، موسوی‌زاده و دیگران،۲۰۲۰) و ضرب کننده‌های ولتاژ[۱۵] (حاجی اسماعیلی و دیگران،۲۰۱۸) از مهم‌ترین تکنیک‌های تقویت ولتاژ هستند. استفاده از سلف‌های تزویج[۱۶] (سماواتیان و دیگران،۲۰۱۸) و توپولوژی مبدل چند فازی، که اصطلاحاً درهم تنیده[۱۷] (تانتهونگ و دیگران،۲۰۱۸) نامیده می‌شود، از مؤثرترین تکنیک‌های تقویت افزایش ولتاژ هستند که امروزه محققان اغلب در طراحی‌های خود از آنها استفاده می‌کنند. سلف‌های تزویج تعداد هسته‌های مغناطیسی را کاهش می‌دهند و استفاده از ساختار درهم تنیده باعث کاهش ریپل‌های جریان و افزایش چگالی توان می‌شود. در حال حاضر، مشکل افزایش بهره ولتاژ با استفاده از تکنیک‌های تقویت ولتاژ، چه به صورت جداگانه و چه در ترکیب با این تکنیک‌ها در توپولوژی‌های جدیدتر، همچنان مورد توجه محققان است. در چنین ساختارهای پیچیده‌ای علاوه بر افزایش ولتاژ در کاربردهای توان بالا، ویژگی‌های مهم دیگری مانند کاهش تنش ولتاژ نیمه هادی‌ها، کاهش ریپل جریان، ایجاد شرایط کلیدزنی نرم برای کاهش تلفات و افزایش راندمان نیز باید در نظر گرفته شود. در (رجایی و دیگران،۲۰۱۸)، مبدل DC-DC افزاینده از ضرب کننده کوک کرافت-والتون[۱۸] استفاده کرده است. اگرچه مبدل دارای ریپل جریان ورودی کم است، اما بهره ولتاژ کاملاً به تعداد طبقات ساختاری مبدل بستگی دارد. تکنیک خازن سوئیچ شونده / سلف سوئیچ شونده در (صدف و دیگران،۲۰۲۱) استفاده شده است. در این مبدل تنش ولتاژ و جریان کمتر از ولتاژ خروجی است اما جریان ورودی ضربانی و ماژول‌های توسعه‌یافته از خازن سوئیچ شونده / سلف سوئیچ شونده از معایب این مبدل است. در (ژانگ و دیگران،۲۰۲۰)، توپولوژی مبدل از سلف‌های تزویج و خازن‌های سوئیچ شونده تشکیل شده است. شرایط کلیدزنی ولتاژ صفر[۱۹] (ZVS) راندمان مبدل را افزایش داده است. وابستگی بهره ولتاژ به چرخه وظیفه مهمترین عیب این مبدل است. از همین تکنیک در (وو و دیگران،۲۰۱۸) استفاده شده است. این ادغام، ولتاژ خروجی را برای استفاده در سیستم‌های تبدیل انرژی تجدیدپذیر افزایش داده است، اما انرژی نشتی[۲۰] سلف‌ها باعث افزایش ولتاژ بر روی سوئیچ‌های قدرت شده است که نیاز به مدار کلمپ غیر فعال یا فعال[۲۱] دارد. مبدل DC-DC افزاینده غیر ایزوله در (صمدیان و دیگران،۲۰۲۰) ارائه شده است که بر اساس مبدل شبه منبع امپدانسی[۲۲] و سلف تزویج است. جریان ورودی در مبدل پیوسته است و افزایش نسبت تبدیل[۲۳]، افزایش سطح ولتاژ خروجی را محدود نخواهد کرد. توپولوژی ارائه شده در (صالحی و دیگران،۲۰۱۹) از یک سلول ضرب کننده ولتاژ و یک سلف تزویج سه سیم پیچ برای دستیابی به نسبت تبدیل ولتاژ بالا استفاده می‌کند. علاوه بر این، جذب انرژی نشتی، تنش ولتاژ پایین، کاهش تلفات بازیابی معکوس دیودهای مدار و بازده مطلوب از مزایای این مبدل می‌باشد. البته اشاره می‌شود که پیچیدگی مدار با سلف تزویج سه سیم پیچ افزایش می‌یابد. در (شانه و دیگران،۲۰۲۰)، از قابلیت افزایش ولتاژ توسط ساختار درهم تنیده، سلف‌های تزویج و خازن‌های بالابر ولتاژ[۲۴] استفاده می‌شود. علاوه بر ویژگی‌های (صالحی و دیگران،۲۰۱۹)، ریپل جریان ورودی نیز به شدت کاهش می‌یابد. در این مبدل شرایط کلیدزنی نرم روی سوئیچ‌های قدرت نیز دیده می‌شود. در این ساختار برای افزایش بازده و کاهش تلفات بر روی سیم‌پیچ‌های هسته و سلف‌های تزویج از مس بیشتر استفاده شده است.

بر اساس پیشینه تحقیقاتی فوق و مبتنی بر (ژِنگ و دیگران،۲۰۱۹)، در این مقاله یک مبدل DC-DC افزاینده غیر ایزوله با ساختار درهم تنیده با ترکیبی از سلف‌های تزویج و خازن‌های سوئیچ شونده پیشنهاد شده است. ریپل جریان در ورودی با استفاده از ساختار درهم تنیده کاهش می‌یابد. همچنین با کمک تکنیک خازن سوئیچ شونده و البته سری کردن سیم‌پیچ‌های ثانویه سلف‌های تزویج ، ضریب تبدیل ولتاژ افزایش می‌یابد و این امر بدون اِعمال چرخه‌های شدید وظیفه و نسبت‌های بالای تبدیل حاصل می‌شود. تنش پایین ولتاژ بر روی نیمه هادی‌های مدار و در نتیجه $R_{ds}(On)$ کوچک، ایجاد شرایط کلیدزنی نرم در سوئیچ‌های قدرت و کاهش تلفات بازیابی معکوس دیودها از مزایای دیگر آن است. ضمنا، عدم نیاز به مدارهای کلمپ فعال یا غیرفعال از دیگر مزایای مبدل پیشنهادی است.

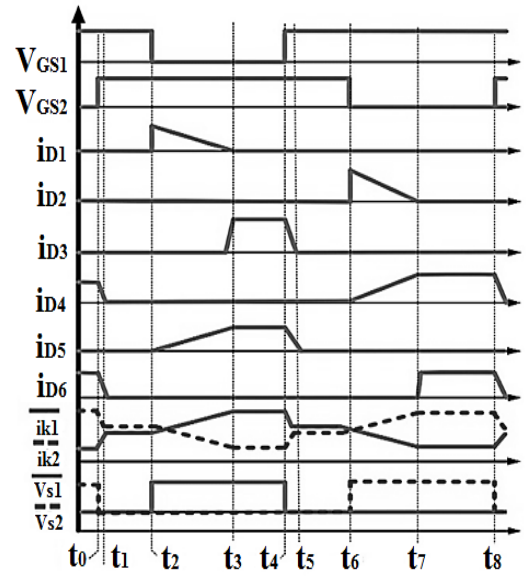
[Downloaded from ieijqp.ir on 2026-11-06]

[DOR: 20.1001.1.23222344.1401.11.2.3.7]

این مقاله از بخش‌های زیر تشکیل شده است: ساختار و اصول عملکرد مبدل در بخش ۲ توضیح داده شده است. تجزیه و تحلیل مبدل در حالت ماندگار در بخش ۳ بیان شده است. طراحی اجزای مداری مبدل در بخش ۴ تشریح شده است. طرح کنترل و مقایسه مبدل پیشنهادی با مبدل‌های مشابه، نتایج آزمایشگاهی و نتیجه‌گیری نیز به ترتیب در بخش‌های ۵، ۶، ۷ و ۸ تحلیل شده است.



شکل (۱): مدار قدرت مبدل پیشنهادی



شکل (۲): موج‌های کلیدی مبدل پیشنهادی در حالت CCM

۲- ساختار و اصول عملکرد مبدل پیشنهادی

شکل ۱ ساختار و مدار قدرت مبدل پیشنهادی را نشان می‌دهد. مبدل مبتنی بر مبدل بوست است و یک فُرم دو فازی درهم تنیده دارد. مبدل از اجزای مداری به شرح زیر تشکیل شده است: قسمت ورودی دارای دو سلف تزویج و دو سوئیچ قدرت (S_1, S_2) است. در قسمت میانی دارای شش دیود (D_1-D_6) و پنج خازن (C_1-C_5) به عنوان انتقال دهنده انرژی و در نهایت در قسمت خروجی خازن خروجی (C_o) و بار مقاومتی قرار گرفته است. در این توپولوژی، سیم‌پیچ‌های اولیه سلف‌های تزویج موازی هستند تا ریپل جریان ورودی را کاهش دهند و سیم‌پیچ‌های ثانویه برای ایجاد یک بهره ولتاژ بالا با یکدیگر سری می‌شوند. همچنین، دو سلول خازن سوئیچ شونده پشت به پشت با بهره ولتاژ فوق افزاینده قرار گرفتند. نسبت تبدیل برای هر دو سلف تزویج مشابه است. ضریب تزویج[۲۵] در شکل ۱ با نمادهای ■ و O نشان داده شده است. سلف‌های تزویج توسط یک ترانسفورماتور ایده‌آل، اندوکتانس‌های نشتی (L_k) و اندوکتانس‌های مغناطیسی (L_m) مدل شده‌اند. با فرض اینکه مبدل در حالت هدایت پیوسته[۲۶] کار می‌کند، چرخه وظیفه در حالت ماندگار بیشتر از ۰/۵ در نظر گرفته می‌شود. این مبدل دارای ۸ حالت کاری می‌باشد که جزئیات آن در ادامه توضیح داده شده است.

شکل موج‌های کلیدی مبدل و مدارهای مربوط به حالت‌های کاری آن به ترتیب در شکل ۲ و ۳ نشان داده شده است.

برای ساده سازی تحلیل ساختار پیشنهادی، مفروضات زیر در نظر گرفته شده است: ۱) تمام عناصر مداری در ساختار پیشنهادی ایده‌آل هستند. ۲) خازن‌ها به اندازه‌ای بزرگ هستند که ولتاژ آنها ثابت است.

حالت ۱ [t0-t1]:

همانطور که در شکل ۳(الف) نشان داده شده است، سوئیچ‌های قدرت S_1&S_2 در این حالت روشن هستند. دیودهای D_1، D_2، D_3 و D_5 خاموش هستند. اندوکتانس‌های نشتی بر نرخ سقوط[۲۷] D_4 و D_6 غالب بوده و مشکل بازیابی معکوس را کمتر می‌کنند.

حالت ۲ [t1-t2]:

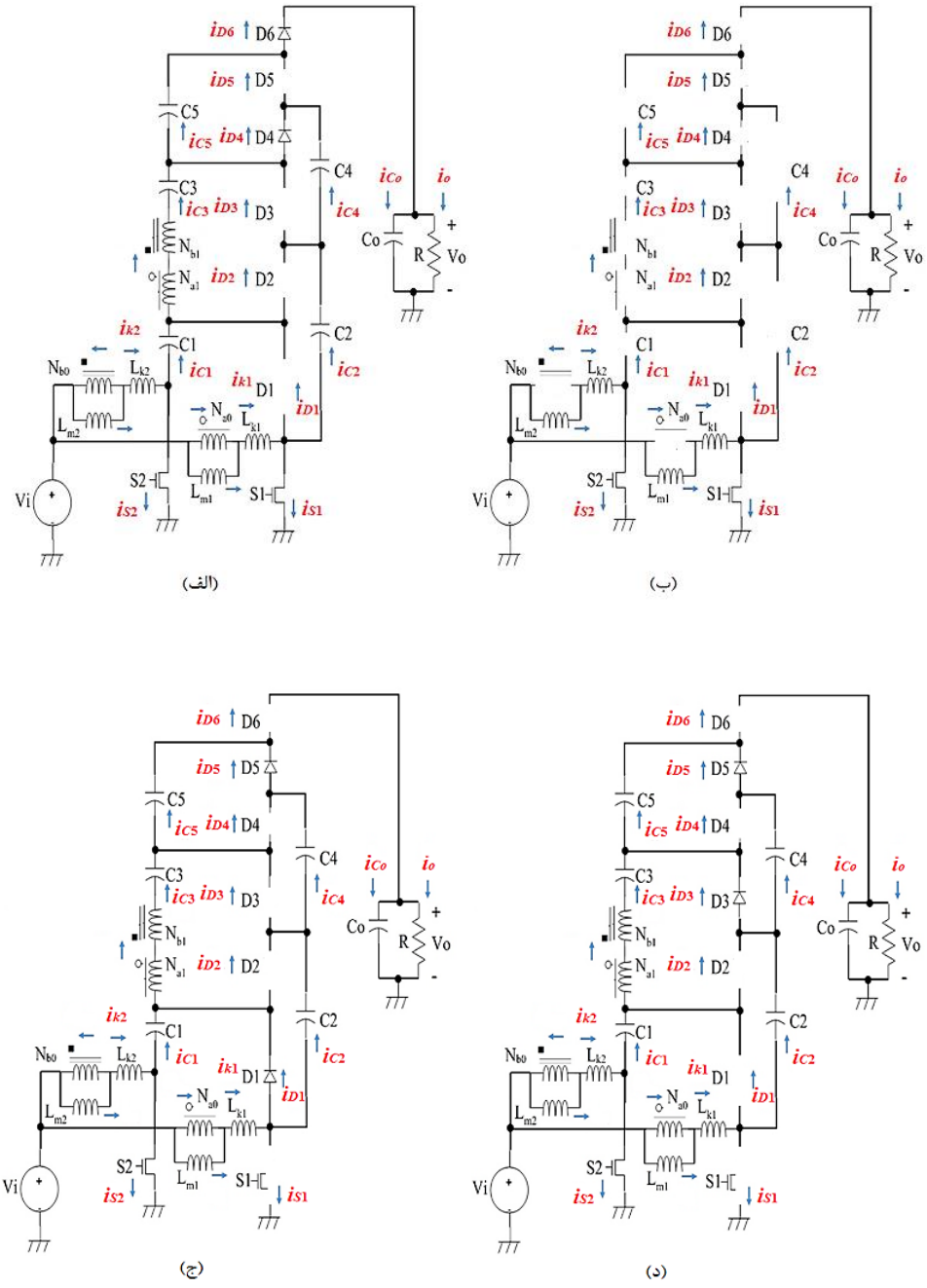
از شکل ۳(ب) مشخص است که همه دیودها خاموش هستند. اندوکتانس‌های مغناطیسی و اندوکتانس‌های نشتی توسط منبع ولتاژ ورودی تامین می‌شوند. در این حالت هیچ انرژی‌ای به سمت خروجی منتقل نمی‌شود. هر دو سوئیچ قدرت روشن هستند. تمام خازن‌های مدار در حالت ماندگار و در شرایط تخلیه یا اصطلاحاً دشارژ هستند. تمام دیودهای که در حالت بایاس معکوس هستند جریان‌شان صفر است.

$$v_{m1} = V_i \qquad (۱)$$

$$v_{m2} = V_i \qquad (۲)$$

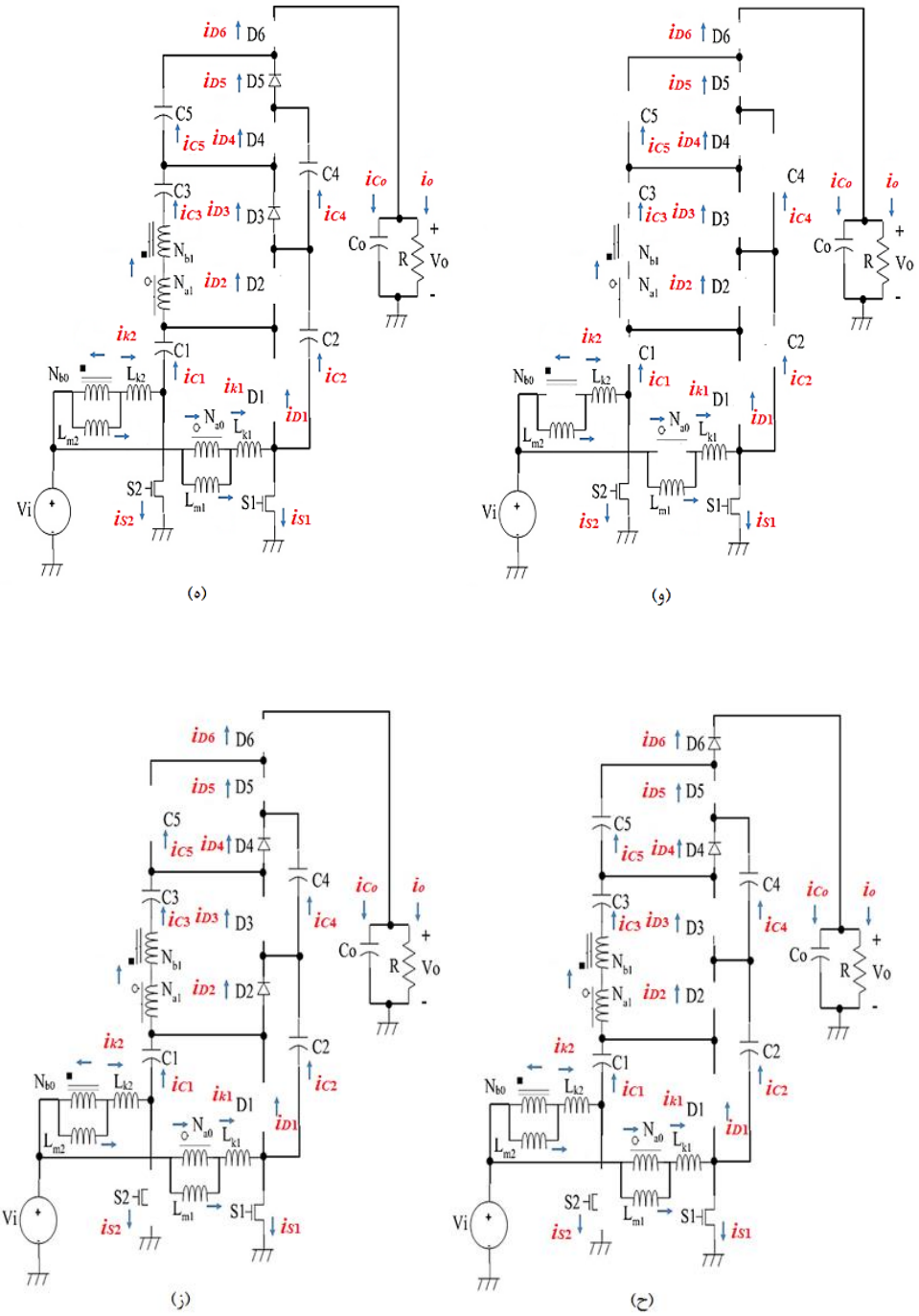
[Downloaded from ieijqp.ir on 2026-11-06]

[DOR: 20.1001.1.23222344.1401.11.2.3.7]



[Downloaded from ieijqp.ir on 2026-11-06]

[DOR: 20.1001.1.23222344.1401.11.2.3.7]



شکل (۳): مدارهای معادل برای هشت حالت کاری در مبدل پیشنهادی

[Downloaded from ieijqp.ir on 2026-11-06]
[DOR: 20.1001.1.23222344.1401.11.2.3.7]

حالت ۳ [t2-t3]:

همانطور که در شکل ۳(ج) نشان داده شده است، در t2، S_1 خاموش است، D_1 و D_5 روشن هستند. L_{k2} و L_{m2} از طریق ورودی شارژ می‌شوند و L_{k1} و L_{m1} انرژی آزاد می‌کنند.

$$v_{m1} = V_i - V_{C1} \quad (۳)$$

$$v_{m2} = V_i \quad (۴)$$

$$V_{C3} + V_{C5} - V_{C2} - V_{C4} - n(v_{m2} - v_{m1}) = 0 \quad (۵)$$
$$n = N_{a1} / N_{a0} = N_{b1} / N_{b0}$$

حالت ۴ [t3-t4]:

در حالت قبلی، i_{D1} به صورت خطی کاهش می‌یابد. این جریان در t3 صفر است و D_1 به طور طبیعی مطابق شکل ۳(د) خاموش می‌شود.

$$V_i = V_{C1} - V_{C2} + V_{C3} - n(v_{m2} - v_{m1}) + v_{m1} \quad (۶)$$

$$v_{m2} = V_i \quad (۷)$$

$$V_{C4} = V_{C5} \quad (۸)$$

حالت ۵:[t4-t5]

همانطور که در شکل ۳(ه) نشان داده شده است، S_1 در t4 روشن می‌شود. از آنجایی که اندوکتانس نشتی از تغییرات نرخ جریان جلوگیری می‌کند، ZCS برای این سوئیچ به دست می‌آید. اندوکتانس‌های نشتی بر نرخ سقوط D_3 و D_5 غالب بوده و مشکل بازیابی معکوس را کاهش می‌دهند.

حالت ۶:[t5-t6]

در این حالت در t5، i_{D3} و i_{D5} صفر می‌شوند و هر دو دیود خاموش می‌شوند. به این ترتیب تمام دیودهای مدار خاموش می‌شوند. این حالت در واقع شبیه حالت ۲ است. مدار مربوط به حالت ۶ در شکل ۳(و) آورده شده است.

حالت ۷:[t6-t7]

همانطور که در شکل ۳(ز) نشان داده شده است، در t6، S_2 خاموش است، بنابراین D_2 و D_4 را هدایت می‌کند. L_{k1} و L_{m1} از طریق ورودی شارژ می‌شوند. هر دو عنصر، سیم‌پیچ‌های سری و C_3، نقش منبع ولتاژ را بازی می‌کنند که بهره ولتاژ را بیشتر افزایش می‌دهند.

$$v_{m1} = V_i \quad (۹)$$

$$v_{m2} = V_i + V_{C1} - V_{C2} \quad (۱۰)$$

$$V_i + V_{C1} + V_{C3} + n(v_{m1} - v_{m2}) - V_{C2} - V_{C4} - v_{m2} = 0 \quad (۱۱)$$

حالت ۸:[t7-t0]

در حالت قبلی، i_{D2} به صورت خطی کاهش می‌یابد. این جریان در t7 صفر است و D_2 به طور طبیعی مطابق شکل ۳(ح) خاموش می‌شود که مشکل بازیابی معکوس را کاهش می‌دهد. در این حالت، D_6 شروع به هدایت می‌کند. S_2 در پایان حالت ۸ در t0 روشن می‌شود. از آنجایی که اندوکتانس نشتی از تغییرات نرخ جریان جلوگیری می‌کند، ZCS برای این سوئیچ به دست می‌آید. در این حالت کاری مبدل، دیودهای اول، دوم، سوم و پنجم کاملا بایاس معکوس هستند.

$$V_i = V_o + v_{m2} - V_{C1} - V_{C3} - V_{C5} - n(v_{m1} - v_{m2}) \quad (۱۲)$$

$$v_{m1} = V_i \quad (۱۳)$$

۳- تجزیه و تحلیل حالت ماندگار

۳-۱- بهره ولتاژ

با کمک اصل تعادل ولت-ثانیه[۲۸] و استفاده از آن برای اندوکتانس‌های مغناطیسی، عبارات زیر بیان می‌شود.

$$v_{m1}^{On} DT + v_{m1}^{Off} (1-D)T = 0 \Rightarrow$$
$$V_i DT + (V_i - V_{C1})(1-D)T = 0 \quad (۱۴)$$

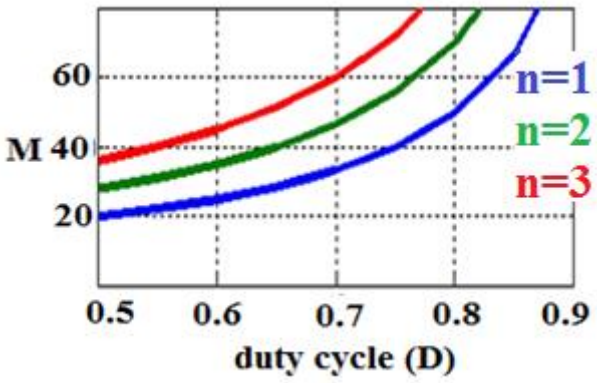
$$v_{m2}^{On} DT + v_{m2}^{Off} (1-D)T = 0 \Rightarrow$$
$$V_i DT + (V_i + V_{C1} - V_{C2})(1-D)T = 0 \quad (۱۵)$$

جایی که D و T به ترتیب چرخه وظیفه و دوره تناوب[۲۹] هستند. با حل (۱۴) و (۱۵) و معادلات ۸ حالت کاری، ولتاژ خازن‌ها به صورت زیر بدست می‌آید.

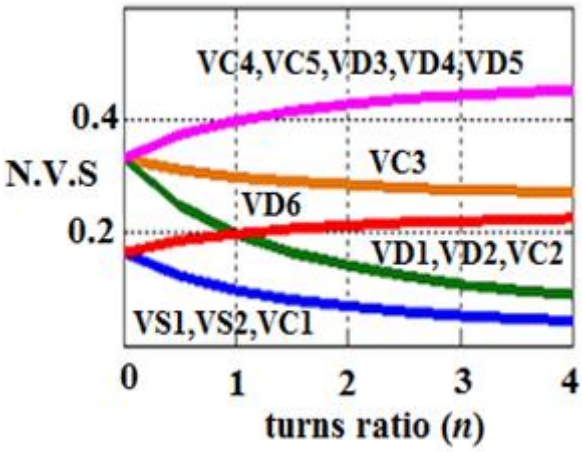
$$V_{C1} = \frac{1}{1-D} V_i \qquad V_{C2} = \frac{2}{1-D} V_i$$
$$V_{C3} = \frac{n+2}{1-D} V_i \qquad V_{C4} = \frac{2n+2}{1-D} V_i \quad (۱۶)$$
$$V_{C5} = \frac{2n+2}{1-D} V_i$$

[Downloaded from ieijqp.ir on 2026-11-06]

[DOR: 20.1001.1.23222344.1401.11.2.3.7]



شکل (۴): ارتباط بهره ولتاژ (M) در مبدل پیشنهادی با چرخه وظیفه (D) و نسبت‌های تبدیل مختلف (*n*)



شکل (۵): تنش‌های ولتاژی نرمالیزه شده (N.V.S) برای اجزای مداری برحسب نسبت تبدیل (*n*) در مبدل پیشنهادی

در نهایت با استفاده از (۱۰) و (۱۲) و همچنین (۱۶)، بهره ولتاژ مبدل پیشنهادی به صورت زیر بدست می‌آید.

$$M=\frac{V_o}{V_i}=\frac{4n+6}{1-\mathrm{D}} \qquad (۱۷)$$

۲-۳- تنش ولتاژ

تنش ولتاژ خازن‌های مدار در ساختار مبدل پیشنهادی با استفاده از (۱۶) و (۱۷) مبتنی بر ولتاژ خروجی یافت می‌شوند. تنش ولتاژ سوئیچ دوم توسط C_1 و C_2 در حالت کاری ۷ کلمپ می‌شود. بنابراین با توجه به V_{C2}-V_{C1}:

$$V_{S1}=V_{S2}=\frac{1}{1-\mathrm{D}}V_i=\frac{1}{4n+6}V_o \qquad (۱۸)$$

با توجه به اصول عملکرد مبدل پیشنهادی و ۸ حالت کاری و همچنین با استفاده از قانون ولتاژ کیرشهوف[۳۰]، تنش‌های ولتاژی دیودها را می‌توان از معادلات ولتاژ خازن‌ها به صورت زیر بدست آورد:

$$V_{D1}=V_{D2}=\left|-V_{C2}\right|=\frac{2}{4n+6}V_o$$
$$V_{D3}=V_{D4}=\left|-V_{C4}\right|=\frac{2n+2}{4n+6}V_o \qquad (۱۹)$$

$$V_{D5}=\left|-V_{C5}\right|=\frac{2n+2}{4n+6}V_o$$
$$V_{D6}=\left|V_{C1}+V_{C3}+V_{C5}-V_o\right|=\frac{n+1}{4n+6}V_o$$

در شکل ۴ و ۵ به ترتیب بهره ولتاژ مبدل پیشنهادی با توجه به چرخه وظیفه مبدل در نسبت‌های تبدیل مختلف و تنش‌های ولتاژ اجزای مدار در مبدل با توجه به نسبت‌های مختلف تبدیل نشان داده شده است.

۴- ملاحظات طراحی اجزای مدار

۴-۱- سلف تزویج

برای تعیین نسبت تبدیل سلف‌های تزویج همانطور که قبلا ذکر شد باید چرخه وظیفه بزرگتر از ۰/۵ انتخاب شود و با انتخاب ولتاژ خروجی مورد نیاز می‌توان نسبت تبدیل سلف‌های تزویج را با در نظر گرفتن (۱۷) و با توجه به رابطه زیر در نظر گرفت.

$$n=\frac{M(1-\mathrm{D})-6}{4} \qquad (۲۰)$$

اندوکتانس‌های مغناطیسی با در نظر گرفتن $L_m=L_{m1}=L_{m2}$ و (۲۱) که ریپل جریان مغناطیسی است، مطابق با (۲۲) یافت می‌شود.

$$\Delta i_m=\frac{\mathrm{D}}{L_m f_s}V_i \qquad (۲۱)$$

$$L_{m1}=L_{m2}=L_m=\frac{\mathrm{D}}{\Delta i_m f_s}V_i \qquad (۲۲)$$

[Downloaded from ieijqp.ir on 2026-11-06]
[DOR: 20.1001.1.23222344.1401.11.2.3.7]

۲-۴- نیمه هادی‌ها

کلیه دیودها و سوئیچ‌های قدرت بر اساس تنش‌های ولتاژی و بر اساس (۱۸) و (۱۹) طراحی می‌شوند. در این راستا، جریان‌های موثر سوئیچ‌ها به صورت زیر محاسبه می‌شوند.

(۲۳)

$$I_{S1_RMS}=\frac{2n+3}{1-\mathrm{D}}\times \frac{V_o}{R}\left(\sqrt{-(1-2\mathrm{D})-\frac{4(1-\mathrm{D})(n^3+3n^2+3n+1)}{(n^3+4n^2+5n+2)}}\right)$$

$$I_{S2_RMS}=\frac{2n+3}{1-\mathrm{D}}\frac{V_o}{R}\left(\sqrt{3-2\mathrm{D}}\right) \qquad (۲۴)$$

۳-۴- خازن‌ها

خازن‌های مدار بر اساس روابط تنش‌های ولتاژ، فرکانس کلیدزنی، توان خروجی و در نظر گرفتن ریپل ولتاژ بر اساس معادلات زیر محاسبه و طراحی می‌شوند.

$$\begin{aligned} C_1&=\frac{P_o(4n+6)}{\Delta v_C V_o^2 f_s}\\ C_2&=\frac{P_o(2n+3)}{\Delta v_C V_o^2 f_s}\\ C_3&=\frac{P_o(4n+6)}{(n+2)\Delta v_C V_o^2 f_s}\\ C_4=C_5&=\frac{P_o(2n+3)}{(n+1)\Delta v_C V_o^2 f_s} \end{aligned} \qquad (۲۵)$$

۵- کنترل و عملکرد دینامیکی مبدل پیشنهادی

عملکرد دینامیکی و طرح کنترل حلقه بسته مبدل پیشنهادی را می‌توان با استفاده از مدل سیگنال کوچک و تکنیک میانگین فضای حالت و با استفاده از قوانین کیرشهوف تحلیل و اخذ کرد. قبل از هر عملیاتی لازم است مفروضات زیر در نظر گرفته شوند: ۱) همه نیمه هادی‌ها ایده‌آل هستند. ۲) اندوکتانس‌های نشتی نادیده گرفته می‌شوند. ۳) مبدل در حالت ماندگار کار می‌کند. ۴) مقاومت سری معادل سلف‌ها نادیده گرفته می‌شود. ۵) مقاومت سری معادل همه خازن‌های مدار به جز خازن خروجی برابر r_c در نظر گرفته می‌شود. همچنین معادلات فضای حالت در یک دوره کلیدزنی بدون توجه به فواصل کوچک و در حالت‌هایی که S_1 و S_2 به صورت [ON ON، ON OFF، OFF ON] هستند، به دست می‌آیند. در واقع به دلیل ساختار درهم‌تنیده یا اینترلیود، عملکرد مبدل دارای ساختار سیمیتریک یا متقارن است و می‌توان از ۸ حالت کاری تنها ۳ حالت کاری آن را با توجه به تغییر وضعیت سوئیچ‌ها در زمان‌های طولانی بکار گرفت. مطابق با (۲۷) متغیرهای حالت، جریان سلف‌ها و ولتاژ خازن‌ها هستند. آرایه‌های ماتریس‌های A، B و C در (۲۶) در معادلات (۲۹) تا (۳۱) آورده شده است. بردار متغیرهای ورودی و خروجی نیز در (۲۸) آورده شده است. ضرایب وزنی برای ۳ حالت کلیدزنی در ماتریس حالت به شرح زیر هستند:

$$(1\text{-}d)\text{ ، }(2d\text{-}1)\text{ ، }(1\text{-}d)$$

حاشیه فاز در نمودار بودی که در شکل ۶ نشان داده شده است، ۶۷/۴ درجه است. بنابراین، پایداری سیستم تضمین می‌شود. شکل ۷ نمودار بلوکی طرح کنترل مبدل پیشنهادی را نشان می‌دهد. در این سیستم از یک کنترلر PI نوع-۲ برای کنترل ولتاژ استفاده می‌شود. برای یافتن ضرایب کنترل کننده PI می‌توان از روش فاکتور-K استفاده کرد که بر اساس روش کنترل PI اصلاح شده می‌باشد. ضرایب در این روش با تعیین پارامترهای اصلی، یعنی حاشیه فاز (PM) و فرکانس متقاطع (f_c) به دست می‌آیند. لذا، با در نظر گرفتن PM = ۶۷/۴ درجه و f_c = ۱۰۰۰ هرتز، ضرایب زیر به دست می‌آیند:

$$k_2=۳۲۳۲۳\text{ ، }k_1=۱۲۲۱/۲\text{ ، }k=۱۰۰۰$$

$$\begin{aligned} \left[\dot{\hat{x}}_i(t)\right]&=[A][\hat{x}_i(t)]+[B][\hat{u}_i(t)]\\ \left[\hat{y}_i(t)\right]&=[C][\hat{x}_i(t)] \end{aligned} \qquad (۲۶)$$

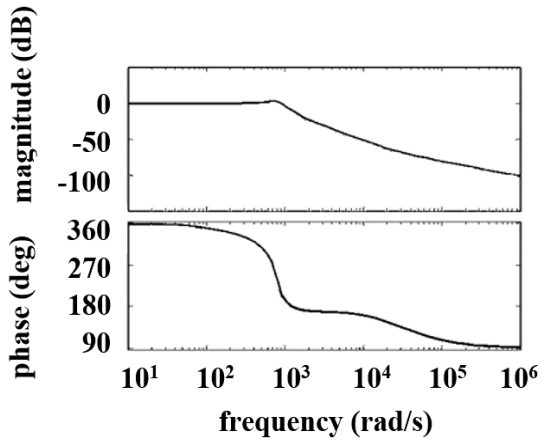
$$\left[\hat{x}_i(t)\right]=\left[\hat{i}_{L1},\hat{i}_{L2},\hat{v}_{c1},\hat{v}_{c2},\hat{v}_{c3},\hat{v}_{c4},\hat{v}_{c5},\hat{v}_{co}\right]^T \qquad (۲۷)$$

$$\begin{aligned} \left[\hat{u}_i(t)\right]&=\left[\hat{v}_i\right]\\ \left[\hat{y}_i(t)\right]&=\left[\hat{v}_o\right] \end{aligned} \qquad (۲۸)$$

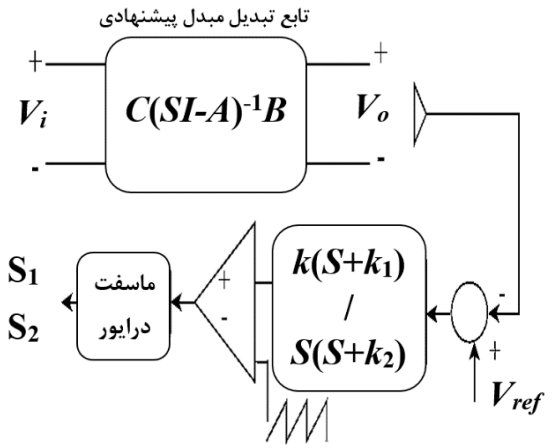
بطور کلی با استفاده از تکنیک میانگین‌گیری فضای حالت، تابع تبدیل مبدل پیشنهادی را می‌توان با کمک رابطه معروف و با استفاده از ضرائب معادلات حالت و خروجی تعریف کرد. این محاسبات در طرح کنترلی برای تعیین رفتار مطلوب و دقیق دینامیکی مبدل پیشنهادی لازم است. سپس، با استفاده از کنترل‌کننده PI و با استفاده از مدولاسیون عرض پالس میتوان بهترین حالت سوئیچینگ را مشخص کرد. تمام این فرایند توسط میکرو کنترلرها و میکرو پروسسورهای پر سرعت و با استفاده از یک ماسفت درایور تقویت کننده انجام می‌شود.

[Downloaded from ieijqp.ir on 2026-11-06]

[DOR: 20.1001.1.23222344.1401.11.2.3.7]



شکل (۶): نمودار بودی (Bode) کنترل حلقه بسته در مبدل پیشنهادی



شکل (۷): طرح کنترلی حلقه بسته برای مبدل پیشنهادی

$$A=\begin{pmatrix} 0 & 0 & \frac{-n(2d-1)}{(n+1)L_{m1}} & \frac{n(2d-1)}{(n+1)L_{m1}} & \frac{-n(2d-1)}{(n+1)L_{m1}} & 0 & 0 & 0 \\ 0 & 0 & \frac{n(1-d)}{(n+1)L_{m2}} & \frac{-n(1-d)}{(n+1)L_{m2}} & \frac{n(1-d)}{(n+1)L_{m2}} & \frac{-n(1-d)}{(n+1)L_{m2}} & 0 & 0 \\ \frac{-n(2d-1)}{r_cC_1} & \frac{1-d}{r_cC_1} & 0 & 0 & 0 & 0 & 0 & 0 \\ \frac{2d-1}{r_cC_2} & \frac{d-1}{r_cC_2} & 0 & 0 & 0 & 0 & 0 & 0 \\ \frac{-n(2d-1)}{r_cC_3} & \frac{1-d}{r_cC_3} & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & \frac{d-1}{r_cC_4} & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & \frac{-1}{RC_o} \end{pmatrix} \quad (۲۹)$$

$$B=\begin{bmatrix} \frac{1}{L_{m1}} & \frac{1}{L_{m2}} & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix}^{\mathrm{T}} \quad (۳۰) \qquad C=\begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & -1 \end{bmatrix} \quad (۳۱)$$

[Downloaded from ieijqp.ir on 2026-11-06]

[DOR: 20.1001.1.23222344.1401.11.2.3.7]

۶- مقایسه مبدل پیشنهادی با مبدل‌های مشابه

در جدول ۱ و ۲، مقایسه مبدل پیشنهادی با ۳ مبدل هم کلاس و مشابه به ترتیب از لحاظ فنی و از لحاظ اقتصادی انجام گرفته است. این ۳ مرجع، استناد از ژورنال‌های معتبر و به روز دنیا هستند که از قضا از آثار محققین ایرانی می‌باشند و از نظر ساختار و توپولوژی مشابه مبدل پیشنهادی هستند. در جدول ۱، مشخصات و پارامترهای فنی که با هم مقایسه می‌شوند عبارتند از بهره ولتاژ، حداکثر تنش ولتاژ سوئیچ‌های قدرت، حداکثر تنش ولتاژ دیودها، تعداد اجزای مدار در ساختار شامل سوئیچ‌ها، دیودها، خازن ها و سلف‌های تزویج و همچنین ویژگی‌هایی مانند تکنیک کلیدزنی نرم و میزان درصد ریپل جریان. با مشاهده و بررسی جدول ۱، مزایا و برتری ساختار پیشنهادی نسبت به ساختارهای مشابه آشکار می‌شود. با یک عددگزاری اصولی برای نسبت تبدیل و چرخه وظیفه می‌توان متوجه شد که از بین ۴ ساختار، توپولوژی پیشنهادی در پژوهش حاضر دارای بیشترین بهره ولتاژ است و با کمترین چرخه وظیفه و به دور از نسبت‌های تبدیل بالا می‌توان به سطوح ولتاژ خروجی بالاتر دست یافت.

چنانچه چرخه وظیفه یا همان D به طور مشترک برای هر ۴ ساختار ۰/۵۵ در نظر گرفته شود و با فرض نسبت تبدیل واحد برای تمامی آن‌ها یعنی $n = 1$ ، بدیهی است که بهره ولتاژ برای توپولوژی پیشنهادی برابر است با ۲۲/۲ و برای مرجع (شانه و دیگران، ۲۰۲۰) و همچنین مرجع (اخلاقی و دیگران، ۲۰۱۸) و در نهایت برای مرجع (نوری و دیگران، ۲۰۱۵)، به ترتیب بهره ولتاژ مبدل‌ها، ۱۷/۷، ۱۳/۳ و ۸/۸ می‌باشد. همچنین با داشتن یک ولتاژ خروجی ثابت برای هر ۴ ساختار و اِعمال این ولتاژ به آن‌ها مشاهده می‌شود که کمترین تنش ولتاژی در ادوات نیمه‌های‌های قدرت مانند سوئیچ‌هاو دیودها مربوط به توپولوژی پیشنهادی است. بطوریکه حداکثر تنش ولتاژ در سوئیچ‌های قدرت در مبدل پیشنهادی یک دهم ولتاژ خروجی است. این در حالیست که در مرجع (شانه و دیگران، ۲۰۲۰) و در مرجع (اخلاقی و دیگران، ۲۰۱۸) و در مرجع (نوری و دیگران، ۲۰۱۵) این پارامتر به ترتیب یک هشتم، یک چهارم و یک چهارم ولتاژ خروجی می‌باشد. مجددا با همین شیوه تحلیل اگر نسبت تبدیل را واحد لحاظ کرد و با اِعمال یک ولتاژ خروجی ثابت به هر ۴ مبدل، می‌توان بیشترین تنش ولتاژی در دیودهای قدرت هر ۴ ساختار را ارزیابی کرد.

جدول (۱): مقایسه فنی مبدل پیشنهادی با سایر مبدل‌های مشابه

روش کلیدزنی نرم درصد ریپل جریان ورودی	تعداد هسته‌ها	تعداد خازن‌ها	تعداد دیودها	تعداد سوئیچ‌ها	حداکثر تنش ولتاژ دیودها	حداکثر تنش ولتاژ سوئیچ‌ها	بهره ولتاژ	توپولوژی‌ها
ZCS ٪ ۲/۳	۳	۷	۸	۲	$\frac{(2n_2(1+n_1)+1)V_o}{3n_2(1+n_1)+2}$	$\frac{V_o}{3n_2(1+n_1)+2}$	$\frac{3n_2(1+n_1)+2}{1-D}$	(شانه و دیگران، ۲۰۲۰)
ZVS ٪ ۱/۸	۳	۴	۶	۳	$\frac{(n+1)V_o}{n+2}$	$\frac{(Dn+1)V_o}{2n+4}$	$\frac{2n+4}{1-D}$	(اخلاقی و دیگران، ۲۰۱۸)
ZCS ٪ ۲/۲	۳	۷	۸	۲	$\frac{2nV_o}{3n+1}$	$\frac{V_o}{3n+1}$	$\frac{3n+1}{1-D}$	(نوری و دیگران، ۲۰۱۵)
ZCS ٪ ۱/۷	۲	۶	۶	۲	$\frac{(2n+2)V_o}{4n+6}$	$\frac{V_o}{4n+6}$	$\frac{4n+6}{1-D}$	پیشنهادی

[Downloaded from ieijqp.ir on 2026-11-06]

[DOR: 20.1001.1.23222344.1401.11.2.3.7]

جدول (۲): مقایسه اقتصادی مبدل پیشنهادی با سایر مبدل‌های مشابه

بازده	تلفات	هزینه‌ها					توپولوژی‌ها
		جمع	دیودها	خازن‌ها	سوئیچ‌های قدرت	هسته سلف‌ها	
٪ ۹۵/۲	(W) ۱۵/۶ وات	۱۸/۴ دلار ($) ۲۰ × ۱۸/۴ =۳۶۸	۴/۹ دلار ($) ۸ × ۴/۹ =۳۹/۲	۴/۷ دلار ($) ۷ × ۴/۷ =۳۲/۹	۲/۳ دلار ($) ۲ × ۲/۳ =۴/۶	۶/۵ دلار ($) ۳ × ۶/۵ =۱۹/۵	(شانه و دیگران، ۲۰۲۰)
٪ ۹۶/۱	(W) ۱۴/۲ وات	۱۹/۳ دلار ($) ۱۶ × ۱۹/۳ =۳۰۸/۸	۴/۸ دلار ($) ۶ × ۴/۸ =۲۸/۸	۴/۶ دلار ($) ۴ × ۴/۶ =۱۸/۴	۲/۱ دلار ($) ۳ × ۲/۱ =۶/۳	۷/۸ دلار ($) ۳ × ۷/۸ =۲۳/۴	(اخلاقی و دیگران، ۲۰۱۸)
٪ ۹۵/۲	(W) ۱۵/۶ وات	۱۹ دلار ($) ۲۰ × ۱۹ =۳۸۰	۵/۲ دلار ($) ۸ × ۵/۲ =۴۱/۶	۴/۲ دلار ($) ۷ × ۴/۲ =۲۹/۴	۲/۴ دلار ($) ۲ × ۲/۴ =۴/۸	۷/۲ دلار ($) ۳ × ۷/۲ =۲۱/۶	(نوری و دیگران، ۲۰۱۵)
٪ ۹۶/۸	(W) ۱۱/۵ وات	۱۸/۲ دلار ($) ۱۶ × ۱۸/۲ =۲۹۱/۲	۴/۷ دلار ($) ۶ × ۴/۶ =۲۸/۲	۴/۶ دلار ($) ۶ × ۴/۶ =۲۷/۶	۲/۲ دلار ($) ۲ × ۲/۲ =۴/۴	۶/۷ دلار ($) ۲ × ۶/۷ =۱۳/۴	پیشنهادی

لذا در این راستا مقادیر عددی برای تنش‌های ولتاژ دیودها برای هر ۴ ساختار به صورت زیر اخذ می‌شود: برای توپولوژی پیشنهادی این تنش برابر ۰/۴، برای مرجع (شانه و دیگران، ۲۰۲۰) برابر ۰/۶۲۵، برای مرجع (اخلاقی و دیگران، ۲۰۱۸) برابر ۰/۶۶ و در نهایت برای مرجع (نوری و دیگران، ۲۰۱۵) برابر ۰/۵ می‌باشد. بنابراین، توپولوژی پیشنهادی در هر سه پارامتر جدول ۱ یعنی بهره ولتاژ و تنش ولتاژ در نیمه‌هادی‌های قدرت نسبت به سایر توپولوژی‌ها برتری دارد. هر ۴ ساختار از تکنیک‌های کلیدزنی نرم مانند ZCS و ZVS به منظور کاهش تلفات و متقابلا افزایش بازده به نحو احسن استفاده می‌کنند. اما ریپل جریان ورودی در مبدل پیشنهادی نسبت به ۳ ساختار دیگر از درصد کمتری برخوردار است که این موضوع از مزایای مبدل پیشنهادی است. در جدول ۲ یک آنالیز اقتصادی به لحاظ هزینه‌های ساخت مبدل صورت گرفته است که با توجه به جدول ۱ و تعداد اجزای مداری که برای هر ۴ ساختار استفاده شده است می‌توان هزینه تولید مبدل‌ها را ارزیابی کرد. هزینه‌های قطعات الکترونیکی و اجزای مداری از وب‌سایت Mouser و مبتنی بر واحد پولی دلار گرفته شده است. با نگاهی به جدول ۲ مشخص است که مبدل پیشنهادی با هزینه کمتری نسبت به ۳ توپولوژی مشابه ساخته و تولید می‌شود.

ضمنا، اضافه شدن هر قطعه الکترونیکی مثلا تعداد هسته‌ها که در هر ۳ مرجع سه عدد می‌باشد، افزایش تلفات را به همراه دارد که خود افزایش هزینه‌ها را در بردارد. علاوه بر این، پیچیدگی طرح کنترل مبدل‌ها و مسائلی از این دست مثل پاسخ‌های کند با افزایش سوئیچ‌ها برروی هزینه‌ها تاثیرگذار خواهد بود.

بنابراین بطور کلی با بررسی جدول ۱ و جدول ۲ چه از لحاظ فنی و چه از لحاظ اقتصادی برتری مبدل پیشنهادی کاملاً مشهود است. در واقع در طراحی یک مبدل خاصه در این پژوهش یک مبدل DC-DC بایستی یک سری پارامترهای فنی که از مشخصات و ویژگی‌های اینگونه مبدل‌ها هست لحاظ شوند. این پارامترها در واقع وجه تمایز مبدل طراحی شده نسبت به سایر مبدل‌های مشابه می‌باشد. اینکه یک مبدل دارای شرایط کلیدزنی نرم باشد یا اینکه مبدل به نحوی طراحی شود که دارای کمترین تلفات در تمام اجزای مدار خود شامل سوئیچ‌های قدرت، دیودها و خازن‌ها باشد و متقابلاً دارای بازده و راندمان مطلوبی باشد و یا اینکه توپولوژی پیشنهاد شده دارای ریپل جریان پایینی را عرضه کند و البته در مبدل‌های بوست با کمترین چرخه وظیفه به نرخ تبدیل ولتاژ بالا دست یابد، همگی از ویژگی‌ها و مزایای یک مبدل ایده‌آل است. در کنار این موارد حتماً هزینه‌های تولید آن نیز از مهمترین معیارهاست که بایستی در نظر گرفته شود.

[Downloaded from ieijqp.ir on 2026-11-06]

[DOR: 20.1001.1.23222344.1401.11.2.3.7]

۷- نتایج تجربی و آزمایشگاهی

به منظور بررسی عملکرد مطلوب مبدل پیشنهادی، یک نمونه اولیه ۱۸ ولت ورودی به ۴۰۰ ولت خروجی و ۳۵۰ وات ساخته شده است که در آن نتایج آزمایشگاهی نشان داده و شرح داده شده است. مشخصات اصلی نمونه اولیه و تصویر آن به ترتیب در جدول ۳ و شکل ۸ آورده شده است. لازم به ذکر است که با در نظر گرفتن درصد مشخصی از ریپل ولتاژ، خازن‌ها به دلیل مقاومت سری معادل کمتر، بزرگتر از مقدار طراحی خود انتخاب شده اند. شکل ۹(الف) سیگنال‌های گیت سوئیچ‌های قدرت را نشان می‌دهد. این شکل نشان می‌دهد که مبدل در CCM کار می‌کند و مساله بازیابی معکوس کاهش یافته است. شکل ۹(ب)، تنش ولتاژ سوئیچ‌های قدرت را نشان می‌دهد. آنها کمتر از ولتاژ خروجی هستند، حدود ۴۰ ولت. ولتاژ ورودی ۱۸ ولت و ولتاژ خروجی ۴۰۰ ولت در شکل ۹(ج) نشان داده شده است. بهره ولتاژ بالا با در نظر گرفتن نسبت تبدیل ۱ به دست می‌آید. در شکل ۹، ولتاژ دیودها نیز در ساختار مبدل پیشنهادی نشان داده شده است. مطابق (۱۹) و با در نظر گرفتن نسبت تبدیل ۱، ولتاژ دیود اول، دوم و ششم در مدار حدود ۸۰ ولت با خروجی ۴۰۰ ولت و برای دیودهای سوم به پنجم حدود ۱۶۰ ولت است. شکل ۹(د) تا شکل ۹(و) هماهنگی شکل موج ولتاژهای مرتبط با دیودها را با روابط ریاضی آنها نشان می‌دهد. شکل ۹ همچنین تنش ولتاژ خازن‌ها را نشان می‌دهد. اگر معادلات ریاضی تنش ولتاژ خازن‌ها در نظر گرفته شود، مشخص می‌شود که این معادلات با شکل ۹(ز) و شکل ۹(ح) مطابقت دارند. با فرض نسبت تبدیل واحد در (۱۶) و ولتاژ خروجی ۴۰۰ ولت، ولتاژ خازن اول تا پنجم به ترتیب حدود ۴۰ ولت، ۸۰ ولت، ۱۲۰ ولت، ۱۶۰ ولت و ۱۶۰ ولت است. با وجود اندوکتانس نشتی مرتبط با سلف‌های تزویج، مساله بازیابی معکوس دیودها کاهش می‌یابد. این مورد در شکل ۹ نیز نشان داده شده است. شکل ۹(ط) تا شکل ۹(ک) جریان دیودهای مبدل را نشان می‌دهد. در ادامه، شکل ۹(ل) جریان سیم‌پیچ اولیه سلف‌های تزویج را نشان می‌دهد. شکل ۹(م) ولتاژ و جریان سوئیچ‌های قدرت را نشان می‌دهد. یکی از ویژگی‌های اصلی این مبدل روشن بودن سوئیچ‌های قدرت در شرایط کلیدزنی جریان صفر (ZCS) می‌باشد. در شکل‌های ۹(ن) و ۹(س) پاسخ‌های دینامیکی مبدل به ترتیب زمانی که جریان بار تغییر افزایشی و تغییر کاهشی داشته است نشان داده شده است. از این شکل‌ها مشخص است که پاسخ ولتاژ خروجی به تغییرات بار، به سرعت و با دقت بالا انجام می‌گیرد. در نهایت، بازده اندازه‌گیری شده مبدل پیشنهادی بر اساس نمونه اولیه در شکل ۹(ع) نشان داده شده است. بازده برحسب بارهای مختلف اندازه‌گیری شده است. از شکل ۹(ع) مشخص است که حداکثر بازده در بار کامل ۹۶٪/۸ است. بازده مبدل پیشنهادی با سه مبدل مشابه قیاس شده است و مشخص است که مبدل مذکور نسبت به توپولوژی‌های دیگر بازده بالاتری دارد.



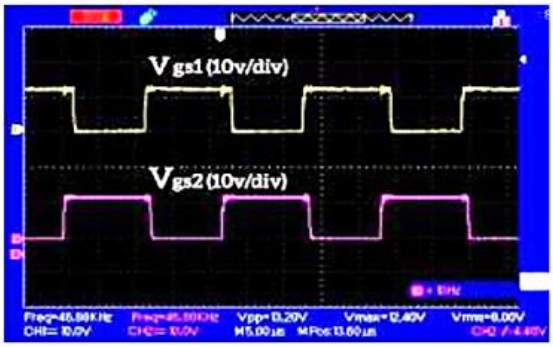
شکل (۸): تصویر نمونه اولیه پیاده‌سازی شده مبدل پیشنهادی

جدول (۳): مشخصات و مقادیر اجزای اصلی نمونه اولیه ساخت مبدل

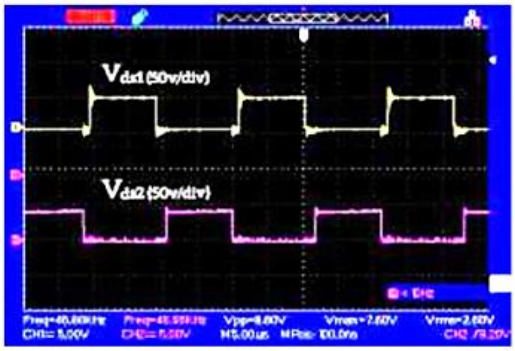
توصیف/ مقدار	پارامترها
ولت۱۸ V	V_i : ولتاژ ورودی
ولت۴۰۰ V	V_o : ولتاژ خروجی
وات۳۵۰ W	P_o : توان خروجی
۴۷ kHz کیلو هرتز	f_s : فرکانس کلیدزنی
۲۰ , ۱۰ , ۲*۵۶ µF میکرو فاراد	C_1 , C_2 ... C_5 , C_o : خازن‌ها
۱۰۰ , ۲/۵ µH میکرو هانری	: اندوکتانس نشتی و مغناطیس‌کنندگی L_m , L_k
۱:۱ ۳۵ دور پیچش	n: نسبت تبدیل تعداد دور پیچش اولیه و ثانویه
MBR40250 MBR20150	D_3 , D_4 , D_5 : دیودها D_1 , D_2 , D_6 : دیودها
IPB072N15N3G	S_1 , S_2 : سوئیچ‌های قدرت

[Downloaded from ieijqp.ir on 2026-11-06]

[DOR: 20.1001.1.23222344.1401.11.2.3.7]



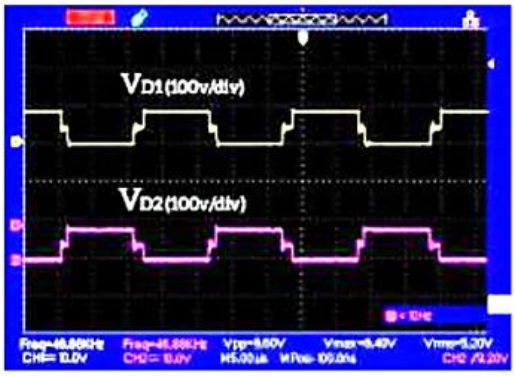
(الف)



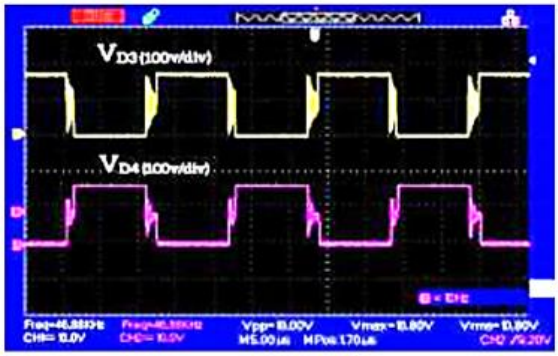
(ب)



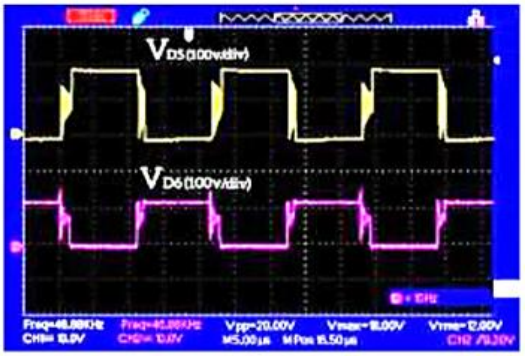
(ج)



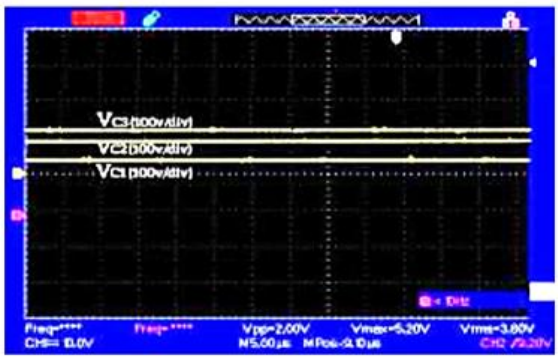
(د)



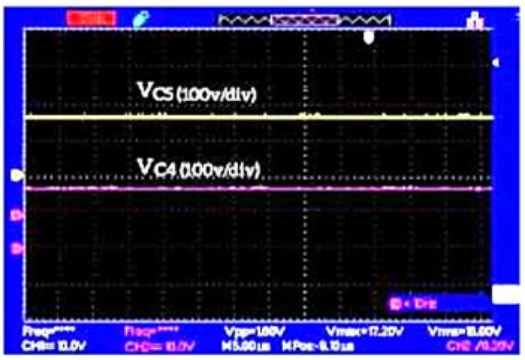
(ه)



(و)



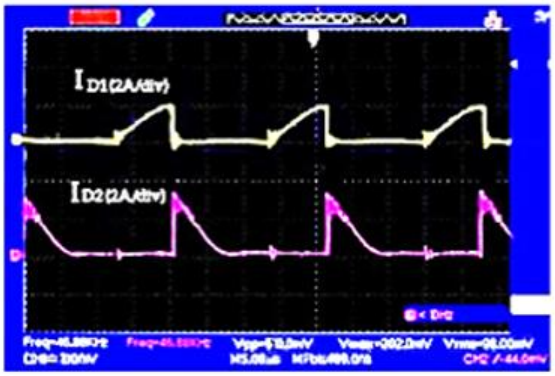
(ز)



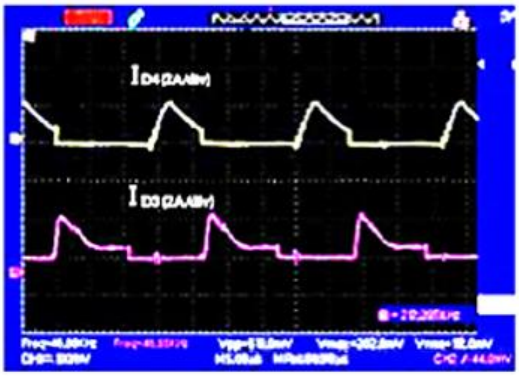
(ح)

[Downloaded from ieijqp.ir on 2026-11-06]

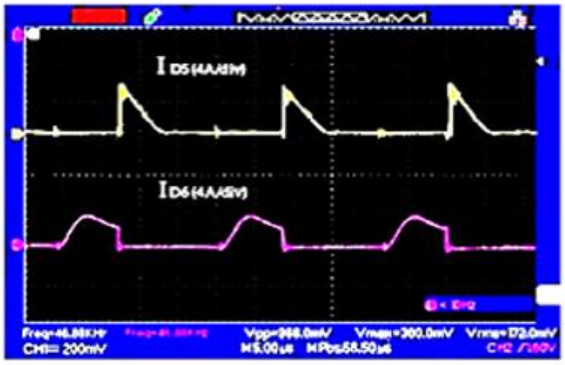
[DOR: 20.1001.1.23222344.1401.11.2.3.7]



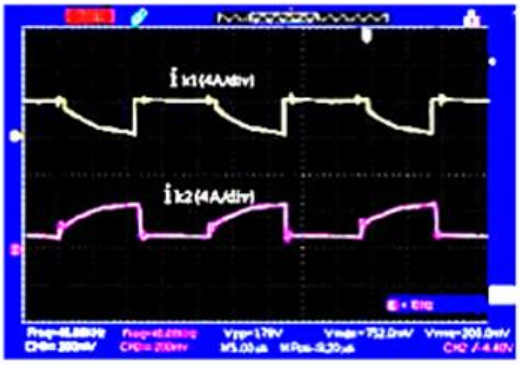
(ط)



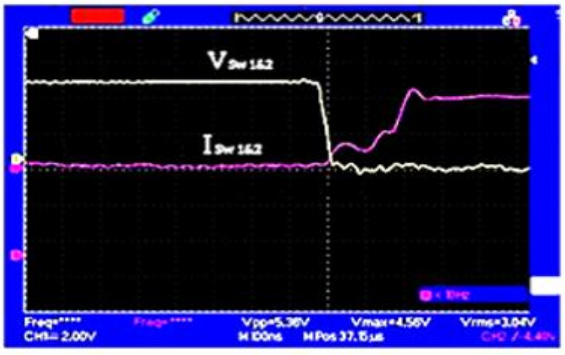
(ی)



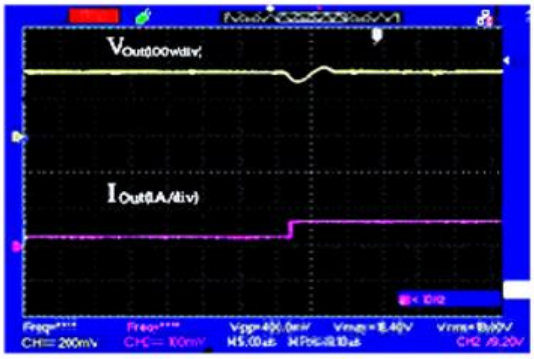
(ک)



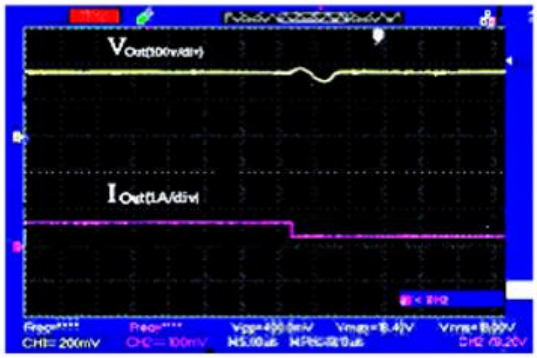
(ل)



(م)



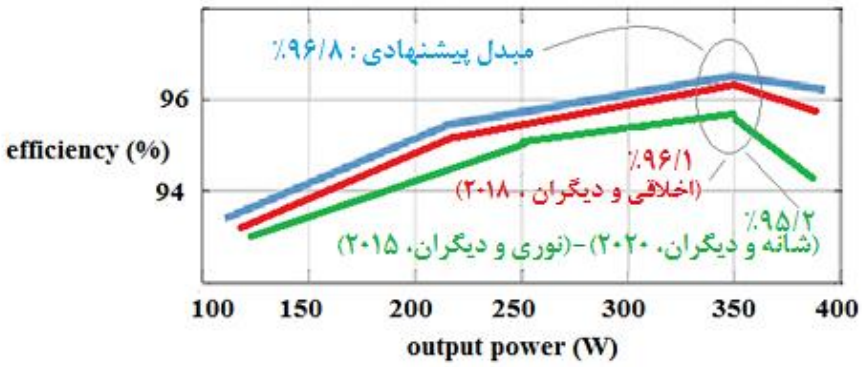
(ن)



(س)

[Downloaded from ieijqp.ir on 2026-11-06]

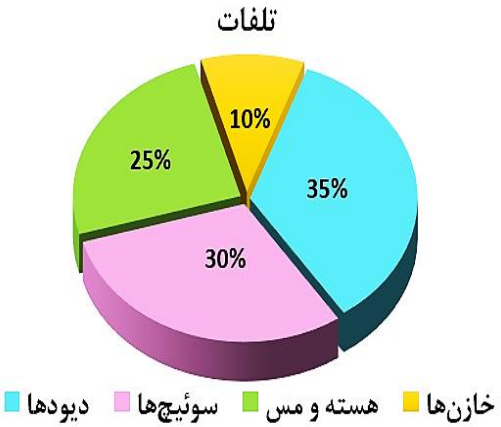
[DOR: 20.1001.1.23222344.1401.11.2.3.7]



(ع)

شکل (۹): نتایج تجربی، (الف) سیگنال‌های گیت سوئیچ‌های قدرت، S1 و S2، (ب) تنش ولتاژ سوئیچ‌های قدرت، (ج) ولتاژ ورودی و خروجی، (د) ولتاژ دیودها، D1 و D2، (ه) ولتاژ دیودها، D3 و D4، (و) ولتاژ دیودها، D5 و D6، (ز) ولتاژ خازن ها، C1 تا C3، (ح) ولتاژهای خازن C4 و C5، (ط) جریان دیودها، D1 و D2، (ی) جریان دیودها، D3 و D4 (ک) جریان دیودها، D5 و D6، (ل) جریان سیم‌پیچ اولیه سلف‌های تزویج (م) ولتاژ و جریان در شرایط ZCS، (ن) پاسخ دینامیکی مبدل در شرایط افزایش بار، (س) پاسخ دینامیکی مبدل در شرایط کاهش بار، (ع) حداکثر بازده اندازه‌گیری شده مبدل پیشنهای برحسب توان خروجی و مقایسه آن با سه مبدل مشابه

شکل ۱۰ توزیع تلفات در مبدل پیشنهادی را نشان می‌دهد. همانطور که مشاهده می‌شود، بیشترین سهم از تلفات مبدل پیشنهادی مربوط به تلفات دیود است. در این بخش، سهم عمده تولید تلفات مربوط به تلفات هدایتی دیودها است. پس از آن، تلفات مربوط به سوئیچ‌های قدرت است که مجموع تلفات کلیدزنی و هدایتی است. تلفات سلف‌های تزویج شامل مس و هسته به دلیل استفاده از هسته‌های نانو تلفات کمتری تولید می‌کنند و در نهایت خازن‌ها به دلیل خازن‌های فیلم با مقاومت سری معادل بسیار پایین کمترین سهم از تولید تلفات را در مبدل پیشنهادی در بر می‌گیرند.



شکل (۱۰): توزیع تلفات در اجزای مدار در مبدل پیشنهادی

۸- نتیجه‌گیری

در این مقاله یک مبدل DC-DC افزاینده معرفی شد که برای کاربردهای توان و ولتاژ خروجی بالا مانند سیستم تبدیل انرژی خورشیدی مناسب و موثر است. در طراحی توپولوژی پیشنهادی از ساختار درهم تنیده یا اینترلیود استفاده شده است. به دلیل بهره‌مندی از این تکنیک، ریپل جریان درصد قابل توجهی کاهش می‌یابد. مبدل پیشنهادی از ترکیبی از سلف‌های تزویج همراه با سلول‌های خازن سوئیچ شونده ساخته شده است. بکارگیری و ادغام این دو تکنیک در طراحی منجر به افزایش سطح ولتاژ خروجی و بیشتر شدن بهره ولتاژ شده است. از مزایای مبدل پیشنهادی می‌توان به اقتصادی بودن آن به دلیل استفاده از تعداد کمتری از ادوات قدرت در مقایسه با مبدل‌های مشابه و هم رده خودش، تلفات هدایتی کم به دلیل تنش ولتاژ کمتر در سوئیچ‌های قدرت، شرایط کلیدزنی نرم و کاهش مشکل بازیابی معکوس برای دیودها اشاره کرد. البته دستیابی به بهره ولتاژ فوق العاده بالا بدون چرخه وظیفه بیشتر یا تحمیل نسبت‌های تبدیل بالای سیم‌پیچ‌ها، مهمترین مزیت و در واقع هدف اصلی ساختار پیشنهادی می‌باشد. همچنین، با ارائه یک طرح کنترلی حلقه بسته، عملکرد دینامیکی مبدل نیز بهینه شد و پایداری کل سیستم تضمین شد. ضمنا، بازده این مبدل نسبت به سایر مبدل‌های مشابه بیشتر و ۹۶/۸ درصد اندازه‌گیری شد. در نهایت، نتایج تجربی و آزمایشگاهی با ساخت یک نمونه اولیه ۳۵۰ وات ارائه و مورد تجزیه و تحلیل قرار گرفت. نتایج، حاکی از کارایی و عملکرد مطلوب مبدل پیشنهادی دارد.

[Downloaded from ieijqp.ir on 2026-11-06]
[DOR: 20.1001.1.23222344.1401.11.2.3.7]

مراجع

Abasian A, Farzanehfard H, Hashemi SA.,(2019). A single-stage single-switch soft-switching (s6) boost-flyback PFC converter, IEEE Trans. Power Electron,34,pp.9806–9813.

Ajami A, Ardi H, Farakhor A.,(2015). A novel high step-up DC/DC converter based on integrating coupled inductor and switched-capacitor techniques for renewable energy applications, IEEE Trans. Power Electron,30,pp.4255–4263.

Akhlaghi B, Molavi N, Fekri M, Farzanehfard H., (2018). High stepup interleaved ZVT converter with low voltage stress and automatic current sharing, IEEE Trans. Ind Electron,65,pp.291–299.

Bhaskar MS, Ramachandaramurthy VK, Padmanaban S, Blaabjerg F, Ionel DM, Mitolo M, Almakhles D., (2020). Survey of DC-DC non-isolated topologies for unidirectional power flow in fuel cell vehicles, IEEE Access ,8,pp.178130–178166.

Eskandarpour Azizkandi M, Sedaghati F, Shayeghi H, Blaabjerg F., (2020). A high voltage gain DC–DC converter based on three winding coupled inductor and voltage multiplier cell, IEEE Trans. Power Electron,35,pp.4558–4567.

Forouzesh M, Siwakoti YP, Gorji SA, Blaabjerg F, Lehman B., (2017). Step-up DC-DC converters: a comprehensive review of voltage-boosting techniques, topologies, and applications, IEEE Trans. Power Electron,32,pp.9143–9178.

Faridpak B, Bayat M, Nasiri M, Samanbakhsh R, Farrokhifar M., (2021). Improved hybrid switched inductor/switched capacitor DC–DC converters, IEEE Trans. Power Electron,36,pp.3053–3062.

G Wu, Ruan X, Ye Z., (2018). High step-up DC–DC converter based on switched capacitor and coupled inductor, IEEE Trans. Ind Electron,65,pp.5572–5579.

Haji-Esmaeili MM, Babaei E, Sabahi M., (2018). High step-up quasi-z source DC–DC converter, IEEE Trans Power Electron,33,pp.10563–10571.

Lee S-W, Do H-L., (2017). A single-switch AC–DC LED driver based on a boost-flyback PFC converter with lossless snubber, IEEE Trans. Power Electron,32,pp.1375–1384.

Lee H-S, Choe H-J, Ham S-H, Kang B., (2017). High-efficiency asymmetric forward-flyback converter for wide output power range, IEEE Trans. Power Electron,32,pp.433–440.

Mousavinezhad Fardahar S, Sabahi M., (2020). New expandable switched-capacitor/switched-inductor high-voltage conversion ratio bidirectional DC–DC converter, IEEE Trans. Power Electron,35,pp.2480–2487.

Nouri T, Hosseini SH, Babaei E, Ebrahimi J., (2015). Interleaved high step-up DC–DC converter based on three-winding high-frequency coupled inductor and voltage multiplier cell, IET Power Electron,8,pp.175–189.

Rajae A, Khazan R, Mahmoudian M, Mardanehand M, Gitizadeh M., (2018). A dual inductor high step-up DC/DC converter based on the Cockcroft–Walton multiplier, IEEE Trans. Power Electron,33,pp.9699–9709.

Samadian AS, Hosseini SH, Sabahi M, Maalandish M., (2020). A new coupled inductor nonisolated high step-up quasi z-source DC–DC converter, IEEE Trans. Ind Electron,67,pp.5389–5397.

Shaneh M, Niroomand M, Adib E., (2020). Ultrahigh-step-up nonisolated interleaved boost converter, IIEEE J Emerg Sel Top. Power Electron,8,pp.2747–2758.

Salehi SM, Dehghan SM, Hasanzadeh S., (2019). Interleaved-input series-output ultra-high voltage gain DC–DC converter, IEEE Trans. Power Electron,34,pp.3397–3406.

Sadaf S, Sagar Bhaskar M, Meraj M, Iqbal A, Al-Emadi N., (2021). A novel modified switched inductor boost converter with reduced switch voltage stress, IEEE Trans. Ind Electron,68,pp.1275–1289.

Samavatian V, Radan A., (2015). A high efficiency input/output magnetically coupled interleaved buck–boost converter with low internal oscillation for fuel-cell applications: small signal modeling and dynamic analysis, Int J Electr Power Energy Syst,67,pp.261–271.

Thounthong P, Mungporn P, Guilbert D, Takorabet N, Pierfederici S, Nahid-Mobarakeh B, Hu Y, Bizon N, Huangfu Y, Kumam P., (2021). Design and control of multiphase interleaved boost converters-based on differential flatness theory for PEM fuel cell multi-stack applications, Int J Electr Power Energy Syst,124,pp.1–13.

Youn H-S, Baek J-II, Kim J-K., (2019). Interleaved active clamp forward converter with extended operating duty ratio by adopting additional series-connected secondary windings for wide input and high current output applications, IEEE Trans. Power Electron,34,pp.4423–4433.

[Downloaded from ieijqp.ir on 2026-11-06]

[DOR: 20.1001.1.23222344.1401.11.2.3.7]

Zhang X, Sun L, Guan Y, Han S, Cai H, Wang Y, Xu D., (2020). Novel high step-up soft-switching DC–DC converter based on switched capacitor and coupled inductor, IEEE Trans. Power Electron,35,pp.9471–9481.

Zheng Y, Sun L, Smedly K.M., (2019). Interleaved high step-up converter integrating coupled inductor and switched capacitor for distributed generation systems, IEEE Trans. Power Electron,34,pp.7617–7628.

زیرنویس‌ها

[1] Boost Converter
[2] Voltage Stress
[3] Power Density
[4] Duty Cycle
[5] Reverse Recovery
[6] Current Ripple
[7] Step-Up
[8] Isolated
[9] Non-Isolated
[10] Electromagnetic Interference
[11] Flyback
[12] Forward
[13] Switched Capacitors
[14] Switched Inductors
[15] Voltage Multipliers
[16] Coupled Inductors
[17] Interleaved
[18] Cockcroft-Walton
[19] Zero-Voltage Switching
[20] Leakage Energy
[21] Passive / Active Clamp
[22] Quasi Z-Source
[23] Turns Ratio
[24] Voltage Lift
[25] Coupling References
[26] Continuous Conduction Mode
[27] Falling Rate
[28] Volt-Second Balance
[29] Switching Period
[30] Kirchhoff's Voltage Law

[Downloaded from ieijqp.ir on 2026-11-06]

[DOR: 20.1001.1.23222344.1401.11.2.3.7]