

ارائه یک مبدل DC-DC دو طرفه سه پورته با قابلیت کلیدزنی نرم و ریپل جریان ورودی صفر

ابراهیم بابائی¹، استاد، زهرا سعادت‌زاده²، کارشناسی ارشد،³ بهنام محمدی ایواتلو، استادیار

۱- دانشکده مهندسی برق و کامپیوتر- دانشگاه تبریز- تبریز- ایران
e-babaei@tabrizu.ac.ir

۲- دانشکده مهندسی برق و کامپیوتر- دانشگاه تبریز- تبریز- ایران
zsaadatizadeh@yahoo.com

۳- دانشکده مهندسی برق و کامپیوتر- دانشگاه تبریز- تبریز- ایران
bmohammadi@tabrizu.ac.ir

چکیده: در این مقاله یک مبدل dc-dc دو طرفه سه پورته غیر ایزوله با قابلیت کلیدزنی نرم و ریپل جریان ورودی صفر پیشنهاد می‌شود. از مزایای مبدل پیشنهادی نسبت به مبدل‌های چند پورته مرسوم می‌توان به قابلیت کلیدزنی ZVS برای کلیدهای اصلی، قابلیت کلیدزنی ZCS برای کلیدهای کمکی، جریان گردشی کم و در نتیجه تلفات هدایت کم به دلیل عمل کرد اسنابر اکتیو بدون تلفات و ریپل جریان ورودی صفر به دلیل استفاده از مدار کمکی شامل سلف تزویج در سمت منابع ولتاژ پایین اشاره کرد. روش پیشنهادی برای حذف ریپل جریان ورودی مبدل در مقایسه با سایر روش‌های موجود از قبیل چند فازه کردن، به تعداد المان‌های کم‌تری نیاز دارد که نتیجه آن کاهش اندازه مبدل است. با توجه به ویژگی دو طرفه بودن انتقال انرژی بین منابع ولتاژ موجود در سمت فشار ضعیف و منبع ولتاژ سمت فشار قوی، می‌توان مبدل را در سه حالت عمل کرد مختلف بهره‌برداری کرد. مبدل پیشنهادی با شرط این که اندازه منابع ولتاژ ورودی در سمت فشار ضعیف برابر یا کم‌تر از اندازه منبع ولتاژ سمت فشار قوی باشند قابل توسعه به n طبقه است. برای تایید صحت عمل کرد ساختار پیشنهادی از نتایج شبیه‌سازی در محیط نرم‌افزار PSCAD استفاده می‌شود.

واژه‌های کلیدی: مبدل dc-dc دو طرفه سه پورته، کلیدزنی تحت ولتاژ صفر، کلیدزنی تحت جریان صفر، ریپل جریان ورودی صفر

تاریخ ارسال مقاله : ۱۳۹۴/۱۰/۲۳

تاریخ پذیرش مقاله : ۱۳۹۵/۰۸/۱۶

نام نویسنده‌ی مسئول : ابراهیم بابایی

نشانی نویسنده‌ی مسئول : دانشکده مهندسی برق و کامپیوتر- دانشگاه تبریز- تبریز- ایران

۱- مقدمه

در این مبدل انتقال توان تنها در یک جهت امکان‌پذیر است. در مرجع [21] یک مبدل دو طرفه چند پورته ارائه شده است که کلیدهای این مبدل نیز تحت کلیدزنی سخت عمل می‌کنند. در مرجع [22] یک مبدل dc-dc دو طرفه چند پورته با قابلیت کلیدزنی نرم برای استفاده در سیستم‌های FCV ارائه شده است. تنها مشکل این مبدل نیز تعداد زیاد کلید و استفاده از ترانسفورماتور سه فاز مورد نیاز و در نتیجه تلفات هدایت بالا است. در مرجع [23] یک مبدل dc-dc دو طرفه با قابلیت کلیدزنی نرم و ریپل جریان ورودی صفر ارائه شده است. در این مبدل جریان گردشی از مدار اسنابر اکتیو بدون تلفات برای برقراری "قابلیت کلیدزنی ولتاژ صفر" کلیدها در کل دوره کلیدزنی عبور می‌کند. در مرجع [24] یک مبدل dc-dc دو طرفه با قابلیت کلیدزنی نرم ارائه شده است که با استفاده از یک اسنابر اکتیو بهبود یافته جریان گردشی و در نتیجه تلفات هدایت کاهش می‌یابد. تنها عیب این مبدل ریپل جریان ورودی اجتناب‌ناپذیر آن حتی در صورت استفاده از سلف تزویج به جای سلف‌های معمولی در آن به دلیل نحوه عمل‌کرد مدار اسنابر است. این مبدل به صورت یک مبدل تک ورودی-تک خروجی به کار رفته است و برای کاربردهای FCV مناسب نیست چرا که در کاربردهای FCV استفاده از خازن بزرگ یا باتری اضافی در یک خروجی مبدل ضروری است.

در این مقاله یک مبدل dc-dc دو طرفه سه پورته با قابلیت کلیدزنی نرم برای اتصال دو منبع dc ولتاژ پایین به یک لینک dc ولتاژ بالا پیشنهاد می‌شود. در مبدل پیشنهادی به دلیل استفاده از دو اسنابر اکتیو بدون تلفات قابلیت کلیدزنی ZVS کلیدهای اصلی، خاموشی ZCS کلیدهای کمکی و جریان‌های گردشی کوچک به دست می‌آیند. با استفاده از سلف‌های تزویج در طرف فشار ضعیف ریپل جریان‌های ورودی صفر برای تمام محدوده‌های چرخه‌های کاری فراهم می‌شود. شرایط کلیدزنی ولتاژ صفر برای سه کلید اصلی و ریپل جریان‌های ورودی صفر در سه حالت عمل‌کرد مختلف استخراج می‌شوند. مبدل پیشنهادی با شرط این که اندازه منابع ولتاژ پایین برابر یا کم‌تر از اندازه منبع ولتاژ بالا باشند، قابل توسعه به n طبقه است. در نهایت برای اثبات صحت عمل‌کرد ساختار پیشنهادی از نتایج شبیه‌سازی در محیط نرم‌افزار PSCAD استفاده می‌شود.

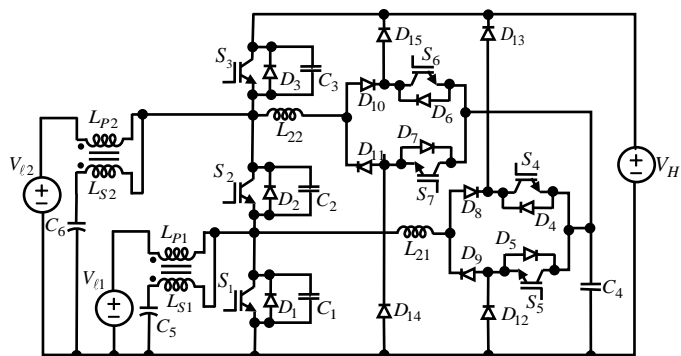
۲- مبدل پیشنهادی

مدار قدرت مبدل دو طرفه سه پورته پیشنهادی در شکل (۱) نشان داده شده است. با جایگزینی مدل ترانسفورماتوری سیم‌پیچ‌های تزویج مدار معادل مبدل پیشنهادی به صورت شکل (۲) نشان داده می‌شود. در این مدار معادل هر کدام از جفت سلف‌های تزویج موجود در مدار شکل (۱) با یک اندوکتانس موازی ترانسفورماتور L_m ، اندوکتانس سری ترانسفورماتور L_k و یک ترانسفورماتور با نسبت تبدیل n

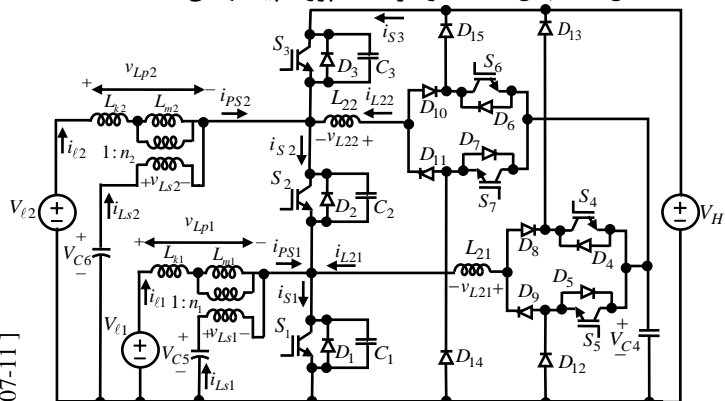
امروزه "خوردهای تغذیه شده با منابع انرژی Fuel cell" بسیار مورد توجه هستند. محدودیت استفاده از خوردهای تغذیه شده با FCV‌ها هزینه بالای آن‌ها است [1]. بنابراین مبدلی که بازده بالا و تلفات کم‌تری داشته باشد مورد توجه خواهد بود. در مرجع [1] یک مبدل dc-dc دو طرفه سه پورته برای استفاده در سیستم‌های FCV ارائه شده است. این مبدل برای انتقال توان تنها به سه کلید نیاز دارد. عیب این مبدل کلیدزنی سخت کلیدها و در نتیجه بازده کم و وجود ریپل جریان ورودی آن است. در مراجع [2-4] مبدل‌های "چند سطحی" با کم‌ترین تعداد کلید ارائه شده‌اند که این مبدل‌ها از اتصال سری چند مبدل چند سطحی با سطوح ولتاژ مختلف به دست آمده‌اند. تنها مشکل این مبدل‌ها برای کاربردهای FCV کلیدزنی سخت کلیدها و وجود ریپل جریان ورودی آن‌ها است. در مراجع [5-7] روش‌هایی برای حذف ریپل ولتاژ خروجی مبدل dc-dc کاهنده و افزایش‌دهنده ارائه شده‌اند. در این مبدل‌ها کلیدها تحت کلیدزنی سخت عمل می‌کنند و در نتیجه تلفات کلیدزنی اجتناب‌ناپذیر است. در مراجع [8-11] چند مبدل dc-dc ایزوله با قابلیت کلیدزنی نرم برای استفاده در خوردهای برقی ارائه شده‌اند. با توجه به این که برای تضمین شرایط بار یکنواخت، اطمینان از برگشت انرژی و عمل‌کرد بهتر در شرایط گذرا، استفاده از یک باتری اضافی یا خازن بزرگ در یک خروجی مبدل ضروری است، عیب مبدل‌های ارائه شده در مراجع [8-11] انتقال توان یک سوپه و عدم استفاده از خازن بزرگ اضافی یا باتری برای تضمین شرایط بار یکنواخت است. ریپل جریان ورودی این مبدل‌ها قابل توجه است. در مرجع [12] یک مبدل dc-dc سه پورته با قابلیت کلیدزنی نرم با استفاده از چهار کلید ارائه شده است. در مراجع [13-15] مبدل‌های چند پورته ارائه شده‌اند که کلیدهای این مبدل‌ها تحت کلیدزنی سخت عمل می‌کنند و در نتیجه تلفات زیادی دارند. در مرجع [16] یک مبدل dc-dc با قابلیت کلیدزنی نرم سه پورته ارائه شده است. در این مبدل به دلیل استفاده از تعداد زیاد کلید، تلفات هدایتی بالا است. در مرجع [17] چند مبدل dc-dc چند پورته ارائه شده‌اند که تمام کلیدهای این مبدل تحت کلیدزنی سخت عمل می‌کنند. این مبدل‌ها از موازی کردن مبدل‌های dc-dc افزایش‌دهنده-کاهنده dc-dc به دست آمده‌اند و نیاز به تعداد کلیدهای زیادی دارند. در مراجع [18-19] مبدل‌های چند پورته با قابلیت کلیدزنی نرم ارائه شده است. در این مبدل‌ها برای انتقال توان تک سوپه از ترانسفورماتور استفاده شده است. ریپل جریان ورودی این مبدل به دلیل اتصال سری منابع ولتاژ ورودی با کلیدهای قدرت اجتناب‌ناپذیر است و نیز اضافه کردن ترانسفورماتور باعث افزایش جریان گردشی و در نتیجه تلفات می‌شود. در مرجع [20] یک مبدل چند پورته با کلیدزنی سخت ارائه شده است

بهره‌برداری می‌شود. هر حالت عمل کرد را می‌توان به ۱۲ مد کاری در طی یک دوره تناوب کلیدزنی T_s تقسیم کرد.

۲-۱- شرایط حذف ریپل جریان‌های ورودی



شکل (۱): مبدل دو طرفه سه پورته پیشنهادی



شکل (۲): مدار معادل مبدل دو طرفه سه پورته پیشنهادی

با توجه به این که بازه زمانی مدهای کاری اول، پنجم و نهم بسیار کوتاه هستند محاسبات مربوط به حذف ریپل جریان ورودی در این مدهای کاری بررسی نمی‌شود. با توجه به شکل‌های (۲) و (۳) در مدهای کاری دوم، سوم، چهارم، ششم، هفتم و هشتم مشاهده می‌شود ولتاژهای v_{Lp2} و v_{Ls2} برابر با V_{l2} و در مدهای کاری دوم، سوم، چهارم ولتاژهای v_{Lp1} و v_{Ls1} برابر با V_{l1} هستند. بنابراین با توجه به روابط ریاضی موجود برای سلف‌های تزویج موجود در قسمت ورودی منابع ولتاژ پایین می‌توان در مدهای کاری مشخص شده رابطه زیر را نوشت:

$$L_{pj} \frac{di_{Lpj}}{dt} + M_j \frac{di_{Lsj}}{dt} = M_j \frac{di_{Lpj}}{dt} + L_{sj} \frac{di_{Lsj}}{dt} = V_{ij} \quad (1)$$

با ساده‌سازی رابطه فوق شرط ریپل جریان ورودی صفر منبع ولتاژ پایین V_{l2} و منبع ولتاژ پایین V_{l1} در مدهای کاری بیان شده به صورت زیر به دست می‌آیند:

$$M_j \neq \sqrt{L_{pj} L_{sj}} \quad \text{or} \quad K_j = \sqrt{\frac{L_{sj}}{L_{pj}}} \neq 1 \quad (2)$$

با توجه به شکل‌های (۲) و (۳) در مدهای کاری دهم، یازدهم و دوازدهم برای حذف ریپل جریان ورودی منبع ولتاژ پایین V_{l2} یا

مدل‌سازی شده‌اند. با فرض این که ظرفیت خازن C_4 به اندازه کافی بزرگ باشد می‌توان ولتاژ دو سر خازن C_4 را در مدت زمان کلیدزنی به صورت یک منبع ولتاژ V_{C4} در نظر گرفت. خازن‌های C_1 ، C_2 و C_3 خازن‌های پارازیتی کلیدهای S_1 ، S_2 و S_3 هستند. اسنابر اکتیو بدون تلفات سمت منبع ولتاژ V_{l1} شامل یک سلف کمکی L_{21} ، خازن C_4 ، دیودهای قطع کننده D_8 و D_9 و کلیدهای کمکی S_4 و S_5 است. اسنابر اکتیو بدون تلفات سمت منبع ولتاژ V_{l2} شامل یک سلف کمکی L_{22} ، خازن C_4 ، دیودهای قطع کننده D_{10} و D_{11} و کلیدهای کمکی S_6 و S_7 است. کلیدهای S_4 و S_6 سیگنال‌های تحریک یکسانی دارند و به طور هم‌زمان روشن و خاموش می‌شوند. دیودهای D_1 ، D_2 ، D_3 ، D_4 ، D_5 ، D_6 و D_7 دیودهای داخلی مربوط به کلیدهای S_1 ، S_2 ، S_3 ، S_4 ، S_5 ، S_6 و S_7 هستند. دیودهای D_{12} و D_{13} به عنوان برش‌گر ولتاژ در دو سر کلیدهای کمکی S_4 و S_5 و دیودهای قطع کننده D_8 و D_9 از مدار اسنابر اول عمل می‌کنند. دیودهای D_{14} و D_{15} به عنوان برش‌گر ولتاژ در دو سر کلیدهای کمکی S_6 و S_7 و دیودهای قطع کننده D_{10} و D_{11} از مدار اسنابر دوم عمل می‌کنند. اندیس j برای جلوگیری از نوشتن روابط تکراری استفاده می‌شود به طوری که برای پارامترهای طبقه شامل منبع ولتاژ پایین V_{l1} اندیس $j=1$ و برای پارامترهای طبقه شامل منبع ولتاژ پایین V_{l2} اندیس $j=2$ استفاده می‌شود. در هر طبقه یک جفت سلف تزویج با اندوکتانس‌های L_{pj} و L_{sj} برای حذف ریپل جریان ورودی استفاده می‌شوند. برای تحلیل مبدل پیشنهادی ابتدا شرایط ریپل جریان ورودی صفر استخراج می‌شوند. با فرض این که ظرفیت خازن‌های C_5 و C_6 به اندازه کافی بزرگ باشند می‌توان ولتاژ دو سر خازن‌های V_{C5} و V_{C6} را در مدت زمان کلیدزنی به ترتیب برابر با ولتاژهای V_{l2} و V_{l1} در نظر گرفت. برای بهره‌برداری سه سطح ولتاژ dc مختلف $24V / 48V / 72V$ در یک سیستم FCV سیگنال‌های تحریک کلیدهای مبدل پیشنهادی به صورت شکل (۳) هستند. رابطه بین ولتاژها باید به صورت $V_{l1} \leq V_{l2} \leq V_H$ باشند. مبدل پیشنهادی قابل توسعه به n طبقه است که در این صورت رابطه بین ولتاژها باید به صورت $V_{l1} \leq V_{l2} \leq \dots \leq V_{l(n-1)} \leq V_H$ باشند. مبدل سه پورته پیشنهادی دارای سه عمل کرد مختلف کاهنده، افزایشنده و کاهنده-افزاینده است. در عمل کرد افزایشنده، دو منبع ولتاژ ورودی در سمت فشار ضعیف و بار خروجی در سمت فشار قوی قرار می‌گیرد. در عمل کرد کاهنده، یک منبع ولتاژ ورودی در سمت فشار قوی و دو بار خروجی در سمت فشار ضعیف قرار می‌گیرد. در عمل کرد کاهنده-افزاینده، یک منبع ولتاژ ورودی در سمت فشار ضعیف، یک بار خروجی در سمت فشار ضعیف و یک بار خروجی در سمت فشار قوی قرار می‌گیرد. زمانی که توان خروجی بالا مورد نیاز باشد مبدل در عمل کردهای افزایشنده و کاهنده بهره‌برداری می‌شود و زمانی که توان خروجی پایین مورد نیاز باشد مبدل در عمل کرد کاهنده-افزاینده

و L_{2j} به ترتیب برابر با $V_{\ell j}$ و V_{C4} هستند. با فرض این که مقادیر اولیه جریان‌های i_{L2j} و i_{Lmj} به ترتیب برابر I_{s1j} و I_{m2j} باشند برای جریان سلف‌های i_{L2j} و i_{Lmj} می‌توان نوشت:

$$i_{PSj} = i_{Lmj} = \frac{V_{\ell j}}{L_{mj}}(t - t_1) + I_{m2j} \quad (8)$$

$$i_{L2j} = -I_{s2j} + \frac{V_{C4}}{L_{2j}}(t - t_1) \quad (9)$$

مدهای کاری ششم، هفتم، هشتم، نهم، یازدهم و دوازدهم برای حذف ریپل جریان ورودی منبع ولتاژ پایین $V_{\ell 1}$ مشاهده می‌شود که ولتاژهای v_{Ls1} و v_{Lp1} برابر با $V_{\ell j} - V_H$ هستند. بنابراین می‌توان نوشت:

$$L_{Pj} \frac{di_{Lpj}}{dt} + M_j \frac{di_{Lsj}}{dt} = M_j \frac{di_{Lpi}}{dt} + L_{Sj} \frac{di_{Lsj}}{dt} = V_{\ell j} - V_H \quad (3)$$

با توجه به رابطه فوق شرط ریپل جریان ورودی صفر منبع ولتاژ پایین $V_{\ell 2}$ و منبع ولتاژ پایین $V_{\ell 1}$ در مدهای کاری بیان شده به صورت رابطه (۲) به دست می‌آید. بنابراین شرط ریپل صفر جریان‌های ورودی هر دو منبع ولتاژ پایین $V_{\ell 2}$ و $V_{\ell 1}$ برای تمام مدهای کاری به صورت رابطه (۲) به دست می‌آید. مقادیر اندوکتانس L_m ، L_k ، L_j بر حسب اندوکتانس سیم‌پیچ ثانویه به صورت زیر به دست می‌آیند:

$$L_{kj} = (1 - K_j^2) L_{Pj} \quad (4)$$

$$L_{mj} = K_j^2 L_{Pj} \quad (5)$$

نسبت تبدیل ترانسفورماتور n برابر با نسبت تعداد دورهای سیم‌پیچی اولیه N_p به تعداد دورهای سیم‌پیچی ثانویه N_s است در نتیجه رابطه نسبت تبدیل موثر N_e به صورت زیر نوشته می‌شود:

$$N_{ej} = \sqrt{\frac{L_{Sj}}{L_{Pj}}} = n_j K_j \quad (6)$$

با توجه به روابط (۲) و (۶) مشاهده می‌شود که نسبت تبدیل موثر $N_{ej} = K_j$ است و یا نسبت تبدیل ترانسفورماتور $n_j = 1$ در مدار معادل‌نشان داده شده در شکل (۲) به شرط برقراری نامعادله (۲) همان شرایط ریپل جریان‌های ورودی صفر هر دو منبع ولتاژ پایین $V_{\ell 2}$ و $V_{\ell 1}$ هستند.

۲-۲- عمل کرد افزایشدهنده

در عمل کرد افزایشدهنده دو منبع ولتاژ ورودی در سمت فشار ضعیف و بار خروجی در سمت فشار قوی قرار می‌گیرند. شکل موج‌های ولتاژها و جریان‌های مبدل پیشنهادی برای این عمل‌کرد در شکل (۳) نشان داده شده است.

مد کاری اول (بازه زمانی $t_0 \leq t < t_1$): در این مد کاری کلید اصلی S_2 و کلیدهای کمکی S_4 و S_6 روشن هستند. خازن پارازیتی کلیدهای C_1 و C_3 به ترتیب شروع به شارژ و دشارژ می‌شوند. با توجه به کوچک بودن بازه زمانی این مد کاری می‌توان جریان سلف‌های i_{Lm1} و i_{L21} ، i_{Lm2} و i_{L22} را به ترتیب برابر با مقادیر اولیه‌شان (I_{m21} ، $-I_{s21}$ ، I_{m22} و $-I_{s22}$) در نظر گرفت. در نتیجه بازه زمانی مد کاری اول $T_1 = t_1 - t_0$ به صورت زیر به دست می‌آید:

$$T_1 = \frac{(C_1 + C_3)V_H}{-I_{m22} + I_{s22} - I_{m21} + I_{s21}} \quad (7)$$

مد کاری دوم (بازه زمانی $t_1 \leq t < t_2$): با دشارژ کامل خازن C_1 در مد کاری اول کلیدزنی تحت ولتاژ صفر برای کلید S_1 در این مد کاری حاصل می‌شود. در این مد کاری ولتاژ دو سر سلف‌های L_{mj}

مد کاری چهارم (بازه زمانی $t_3 \leq t < t_4$): کلید کمکی S_7 در زمان t_3 روشن می‌شود. در این مد کاری جریان سلف‌های i_{PSj} از رابطه (۸) به دست می‌آیند. جریان i_{L21} و ولتاژ v_{L21} برابر با صفر هستند. با جایگذاری مقدار اولیه صفر برای جریان i_{L22} می‌توان نوشت:

$$i_{L22} = \frac{V_{C4}}{L_{22}}(t - t_3) \quad (10)$$

با توجه به شکل (۳) مقادیر D_1 و δ_1 نشان داده شده‌اند. در انتهای این مد کاری جریان‌های i_{Lm2} و i_{L22} به ترتیب به جریان‌های I_{s12} و I_{m12} می‌رسند. با جایگذاری این مقادیر در روابط (۱-۱۶) و (۱۸-۱) و با توجه به شکل (۳) روابط زیر حاصل می‌شوند:

$$I_{m12} = I_{m22} + \frac{V_{\ell 2}}{L_{m2}} D_1 T_s \quad (11)$$

$$I_{s12} = \frac{V_{C4}}{L_{22}} \delta_1 T_s \quad (12)$$

مد کاری پنجم (بازه زمانی $t_4 \leq t < t_5$): کلید S_2 در زمان t_4 خاموش می‌شود. خازن پارازیتی C_3 شروع به دشارژ و خازن پارازیتی C_2 شروع به شارژ می‌کنند تا بعد از دشارژ کامل خازن C_3 دیود برگشتی D_3 روشن شود. با توجه به این که بازه زمانی این مد کاری خیلی کوچک است می‌توان جریان سلف‌های i_{L22} را به ترتیب برابر با مقادیر اولیه‌شان (I_{s12} و I_{m12}) قرار داد در نتیجه مدت زمان مد کاری پنجم $T_5 = t_5 - t_4$ به صورت زیر به دست می‌آید:

$$T_5 = \frac{(C_3 + C_2)V_H}{I_{m12} + I_{s12}} \quad (13)$$

مد کاری ششم (بازه زمانی $t_5 \leq t < t_6$): در این مد کاری کلید S_3 تحت کلیدزنی تحت ولتاژ صفر روشن می‌شود. ولتاژ دو سر سلف‌های L_{22} و L_{m2} به ترتیب برابر با $(V_{\ell 2} - V_H)$ و $(V_{C4} - V_H)$ هستند. جریان سلف i_{PS1} از رابطه (۸) به دست می‌آید. جریان سلف‌های L_{22} و L_{m2} از مقادیر اولیه‌شان (I_{s12} و I_{m12}) به صورت خطی کاهش می‌یابند. به عبارت دیگر می‌توان نوشت:

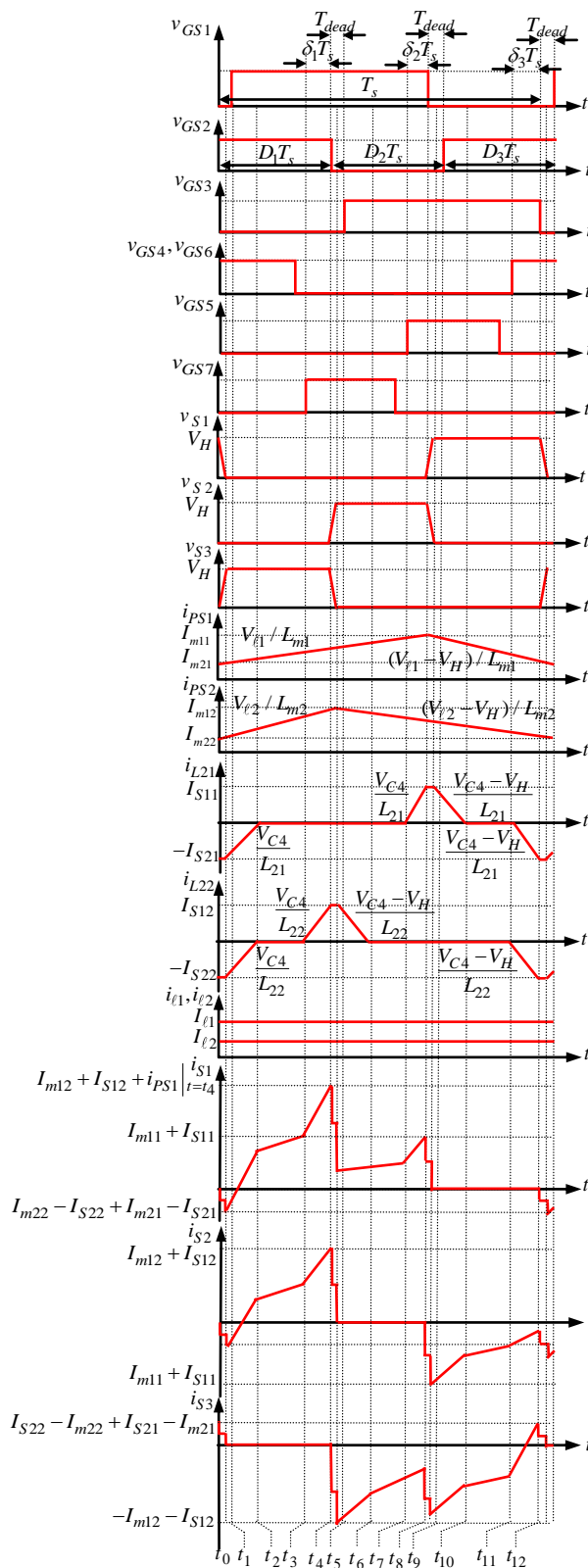
$$i_{PS2} = i_{Lm2} = \frac{V_{\ell 2} - V_H}{L_{m2}}(t - t_5) + I_{m12} \quad (14)$$

$$i_{L22} = I_{s12} + \frac{(V_{C4} - V_H)}{L_{22}}(t - t_5) \quad (15)$$

مد کاری هفتم (بازه زمانی $t_6 \leq t < t_7$): زمانی که جریان i_{L22} و در نتیجه ولتاژ v_{L22} برابر با صفر شوند دیود قطع کننده D_{11} و در نتیجه کلید S_7 تحت ZCS خاموش می‌شوند و این مد کاری شروع می‌شود.

مد کاری هشتم (بازه زمانی $t_7 \leq t < t_8$): در زمان t_7 کلید S_5 روشن می‌شود. از آن جا که ولتاژ دو سر سلف L_{21} برابر با ولتاژ V_{C4} است با جایگذاری مقدار اولیه صفر برای جریان i_{L21} می‌توان نوشت:

$$i_{L21} = \frac{V_{C4}}{L_{21}}(t - t_7) \quad (16)$$



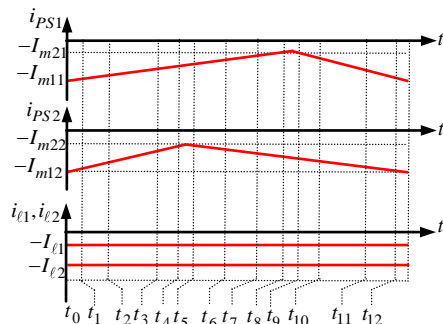
شکل (۳): شکل موج‌های مبدل پیشنهادی در عمل کرد افزایشده مد کاری سوم (بازه زمانی $t_2 \leq t < t_3$): زمانی که جریان‌های i_{L2j} و در نتیجه ولتاژهای v_{L2j} برابر با صفر شوند دیودهای قطع کننده D_8 و D_{10} خاموش و کلیدهای کمکی S_4 و S_6 تحت "کلیدزنی جریان صفر" خاموش می‌شوند.

$$I_{m21} = I_{m11} + \frac{V_{\ell 1} - V_H}{L_{m1}} D_3 T_s \quad (24)$$

$$I_{s2j} = -\frac{V_{C4} - V_H}{L_{2j}} \delta_3 T_s \quad (25)$$

۲-۳- عمل کرد کاهنده

مدار معادل‌ها و شکل‌موج‌های ولتاژها و جریان‌ها در عمل کرد کاهنده مانند عمل کرد افزایشنده هستند و تنها جهت جریان‌های سلف‌های L_{m1} و L_{m2} ، جهت جریان‌های ورودی و جهت جریان‌های کلیدهای S_1 ، S_2 و S_3 در عمل کرد کاهنده جهت مخالف با عمل کرد افزایشنده دارند که این شکل‌موج‌ها در شکل (۴) نشان داده شده‌اند.



شکل (۴): شکل‌موج‌های مبدل پیشنهادی در عمل کرد کاهنده

۳- محاسبه جریان عبوری از سلف‌های اصلی

با توجه به مدار شکل (۲) می‌توان گفت متوسط جریان عبوری از خازن i_{Lsj} همواره برابر با صفر است. بنابراین متوسط جریان i_{Lmj} در طی یک دوره تناوب کلیدزنی T_s به صورت رابطه (۲۶) برابر با $I_{\ell j}$ نوشته می‌شود. با توجه به روابط (۲۶) و (۱۷) برای طبقه اول و یا به روش مشابه برای طبقه دوم می‌توان روابط زیر را به دست آورد:

$$I_{\ell j} = \frac{I_{m1j} + I_{m2j}}{2} \quad (26)$$

$$I_{m11} = I_{\ell 1} + \frac{V_{\ell 1}}{2L_{m1}} (D_1 + D_2) T_s \quad (27)$$

$$I_{m21} = I_{\ell 1} - \frac{V_{\ell 1}}{2L_{m1}} (D_1 + D_2) T_s \quad (28)$$

$$I_{m12} = I_{\ell 2} + \frac{V_{\ell 2}}{2L_{m2}} D_1 T_s \quad (29)$$

$$I_{m22} = I_{\ell 2} - \frac{V_{\ell 2}}{2L_{m2}} D_1 T_s \quad (30)$$

۴- محاسبه بهره‌های ولتاژ

در حالت دائمی طبق قانون تعادل ولتاژ، متوسط ولتاژ دو سر سلف‌های L_{m1} و L_{m2} برابر با صفر هستند. در نتیجه رابطه بهره‌های ولتاژ به صورت روابط (۳۱) و (۳۲) به دست می‌آیند:

در روابط زیر $D_1 + D_2$ و δ_2 طبق شکل (۳) نسبتی از دوره کلیدزنی هستند. در پایان این مد کاری جریان سلف‌های L_{21} ، L_{m1} به ترتیب به مقادیر I_{s11} و I_{m11} می‌رسند در نتیجه با جایگذاری مقادیر حداکثر در روابط (۸) و (۱۶) می‌توان نوشت:

$$I_{m11} = I_{m21} + \frac{V_{\ell 1}}{L_{m1}} (D_1 + D_2) T_s \quad (17)$$

$$I_{s11} = \frac{V_{C4}}{L_{21}} \delta_2 T_s \quad (18)$$

مد کاری نهم (بازه زمانی $t_8 \leq t < t_9$): کلید S_1 در زمان t_8 خاموش می‌شود. در این مد کاری خازن‌های پارازیتی C_1 و C_2 به ترتیب شروع به شارژ و دشارژ می‌کنند. در طول این مد کاری باید ولتاژ دو سر خازن C_2 به طور کامل دشارژ شود و به صفر برسد تا دیود برگشتی D_2 بتواند روشن شود. بازه زمانی مد کاری نهم $T_9 = t_9 - t_8$ به صورت زیر به دست می‌آید:

$$T_9 = \frac{(C_1 + C_2) V_H}{I_{s11} + I_{m11}} \quad (19)$$

مد کاری دهم (بازه زمانی $t_9 \leq t < t_{10}$): در زمان t_9 با روشن شدن دیود D_2 ولتاژ دو سر کلید S_2 به صفر می‌رسد و کلیدزنی تحت ولتاژ صفر برای کلید S_2 با صفر شدن جریان دیود D_2 حاصل می‌شود. جریان سلف i_{PS1} از رابطه (۱۴) به دست می‌آید. جریان سلف‌های L_{21} و L_{m1} از مقادیر اولیه‌شان (I_{s11} و I_{m11}) به صورت خطی کاهش می‌یابند. بنابراین می‌توان نوشت:

$$i_{PS1} = i_{Lm1} = \frac{V_{\ell 1} - V_H}{L_{m1}} (t - t_9) + I_{m11} \quad (20)$$

$$i_{L21} = I_{s11} + \frac{V_{C4} - V_H}{L_{21}} (t - t_9) \quad (21)$$

مد کاری یازدهم (بازه زمانی $t_{10} \leq t < t_{11}$): زمانی که جریان i_{L21} در نتیجه ولتاژ v_{L21} برابر با صفر شوند و دیود قطع کننده D_9 و در نتیجه کلید S_5 تحت ZCS خاموش شوند این مد کاری شروع می‌شود.

مد کاری دوازدهم (بازه زمانی $t_{11} \leq t < t_{12}$): در زمان t_{11} کلید کمکی S_6 روشن می‌شود. از آن جا که ولتاژ دو سر سلف‌های L_{2j} برابر با ولتاژ $(V_{C4} - V_H)$ است با جایگذاری مقدار اولیه صفر برای جریان‌های i_{L2j} می‌توان نوشت:

$$i_{L2j} = \frac{V_{C4} - V_H}{L_{2j}} (t - t_{11}) \quad (22)$$

در روابط زیر $D_3 + D_2$ و δ_3 نسبتی از دوره کلیدزنی هستند و با توجه به شکل (۳) مقادیرشان تعریف می‌شوند. در پایان این مد کاری جریان سلف‌های i_{Lmj} و i_{L2j} به ترتیب به جریان‌های I_{m2j} ، $-I_{s2j}$ می‌رسند. با جایگذاری مقادیر I_{m2j} ، $-I_{s2j}$ در روابط (۱۴)، (۲۰) و (۲۲) و با توجه به شکل (۳) روابط زیر به دست می‌آیند:

$$I_{m22} = I_{m12} + \frac{V_{\ell 2} - V_H}{L_{m2}} (D_3 + D_2) T_s \quad (23)$$

$$\left[\frac{V_{\ell 2}}{L_{m 2}} + \frac{V_{\ell 1}}{L_{m 1}} + V_{C 4} \left(\frac{1}{L_{21}} + \frac{1}{L_{22}} \right) \right] T_{D s 1} = I_{s 21} + I_{s 22} - I_{m 21} - I_{m 22} \quad (39)$$

با جایگذاری مقادیر $I_{s 21}$ ، $I_{m 22}$ ، $I_{m 21}$ و $I_{s 22}$ به ترتیب از روابط (28)، (30) و (36) در رابطه فوق و با فرض زمان مرده برابر با $T_s / 100$ و با توجه رابطه (38) رابطه زیر به دست می‌آید:

$$\frac{T_s}{100} < \frac{I_{s 21} + I_{s 22} - I_{m 21} - I_{m 22}}{\frac{V_{\ell 2}}{L_{m 2}} + \frac{V_{\ell 1}}{L_{m 1}} + V_{C 4} \left(\frac{1}{L_{21}} + \frac{1}{L_{22}} \right)} \quad (40)$$

با تفکیک رابطه (40) به دو قسمت برای دو طبقه مبدل شرایط کلیدزنی تحت ولتاژ صفر برای کلید S_1 به صورت زیر به دست می‌آید:

$$\delta_2 T_s > \frac{2 L_{22} (1 - D_1) P_{\ell 2}}{V_{\ell 2}^2} - \frac{L_{22}}{L_{m 2}} (1 - D_1) \left(D_1 - \frac{1}{50} \right) T_s + \frac{T_s}{100} \quad (41)$$

$$\delta_1 T_s > \frac{2 L_{21} D_3 P_{\ell 1}}{V_{\ell 1}^2} - \frac{L_{21}}{L_{m 1}} D_3 \left(1 - D_3 - \frac{1}{50} \right) T_s + \frac{T_s}{100} \quad (42)$$

در حالت عمل کرد افزاینده کلیدزنی تحت ولتاژ صفر کلیدهای S_2 و S_3 همیشه برقرار هستند. بنابراین کلیدزنی تحت ولتاژ صفر کلیدهای S_1 ، S_2 و S_3 با تنظیم زمان‌های $\delta_1 T_s$ و $\delta_2 T_s$ طبق روابط (41) و (42) حاصل می‌شود.

در عمل کرد کاهنده شرایط کلیدزنی تحت ولتاژ صفر برای کلید S_3 با شرایط زیر به دست می‌آید:

$$I_{s 12} - I_{m 22} > 0 \quad (43)$$

$$T_{dead} < T_{D s 3} \quad (44)$$

در نامعادله فوق $T_{D s 3}$ زمانی است که کلید اصلی S_3 بایاس معکوس بوده و جریان معکوس از دیود داخلی D_3 عبور می‌کند. حداقل مقدار جریان کلید $i_{s 3}$ به صورت زیر نشان داده می‌شود:

$$I_{m 22} - I_{s 12} = - \left(\frac{V_H - V_{\ell 1}}{L_{m 2}} + \frac{V_H - V_{C 4}}{L_{22}} \right) T_{D s 3} \quad (45)$$

در عمل کرد کاهنده شرط کلیدزنی تحت ولتاژ صفر کلید S_3 به صورت زیر به دست می‌آید:

$$\delta_1 T_s > \frac{2 L_{22} D_1 P_{\ell 2}}{V_{\ell 2}^2} - \frac{L_{22}}{L_{m 2}} (1 - D_1) \left(D_1 - \frac{1}{50} \right) T_s + \frac{T_s}{100} \quad (46)$$

در عمل کرد کاهنده کلیدزنی تحت ولتاژ صفر برای کلید S_2 با شرایط زیر به دست می‌آید:

$$I_{s 11} - I_{m 21} > 0 \quad (47)$$

$$T_{dead} < T_{D s 2} \quad (48)$$

در نامعادله (48) $T_{D s 2}$ زمانی است که کلید اصلی S_2 بایاس معکوس بوده و جریان معکوس از دیود داخلی D_2 عبور می‌کند. حداقل مقدار جریان کلید $i_{s 2}$ به صورت زیر نشان داده می‌شود:

$$I_{m 21} - I_{s 11} = - \left(\frac{V_H - V_{\ell 1}}{L_{m 2}} + \frac{V_H - V_{C 4}}{L_{22}} \right) T_{D s 2} \quad (49)$$

$$\frac{V_H}{V_{\ell 1}} = \frac{1}{D_3} \quad (31)$$

$$\frac{V_H}{V_{\ell 2}} = \frac{1}{D_2 + D_3} \quad (32)$$

۵- محاسبه ولتاژ دو سر خازن کمکی C_4

رابطه تعادل ولتاژ $v_{L 21}$ به صورت زیر نوشته می‌شود:

$$(\delta_{12} T_s + \delta_1 T_s) V_{C 4} = (\delta_3 T_s + \delta_{910} T_s) (V_H - V_{C 4}) \quad (33)$$

در رابطه فوق δ_{12} و δ_{910} به ترتیب برابر مقادیر بازه زمانی بین t_1 تا t_2 و t_9 تا t_{10} است. رابطه تعادل جریان $i_{L 21}$ به صورت زیر نوشته می‌شود:

$$\frac{1}{2} (\delta_{12} T_s + \delta_1 T_s) I_{s 2 j} = \frac{1}{2} (\delta_3 T_s + \delta_{910} T_s) I_{s 1 j} \quad (34)$$

طبق شکل (3) δ_1 ، δ_2 و δ_3 باید هم برابر باشند در نتیجه با توجه به دو رابطه (33) و (34) می‌توان گفت که δ_{12} و δ_{910} با هم برابرند. در نتیجه رابطه (33) ولتاژ خازن C_4 به صورت زیر به دست می‌آید:

$$V_{C 4} = \frac{V_H}{2} \quad (35)$$

با جایگذاری رابطه (35) در روابط (18) و (25) برای محاسبه $I_{s 11}$ و $I_{s 21}$ و یا با جایگذاری رابطه (35) در روابط (12) و (25) برای محاسبه $I_{s 12}$ و $I_{s 22}$ می‌توان نوشت:

$$I_{s k j} = I_{s k j} = \frac{V_H}{2 L_{2 j}} \delta_1 T_s \quad (36)$$

در رابطه (36) $k = 1, 2$ است اگر $k = 1$ مقدار جریان حداکثر و اگر $k = 2$ مقدار حداقل جریان به دست می‌آید. طبق رابطه (36) می‌توان گفت که جریان $i_{L 2 j}$ و ولتاژ $V_{C 4}$ به میزان بار بستگی ندارند.

۶- استخراج شرایط کلیدزنی ولتاژ صفر کلیدهای اصلی

اصلی

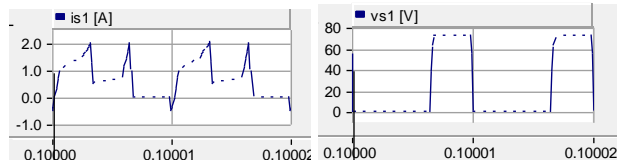
با توجه به این که پس از مد کاری اول در ابتدا باید دیود D_1 و سپس کلید S_1 هدایت کنند بنابراین باید در لحظه شروع مد کاری دوم جریان $i_{s 1}$ منفی باشد. با توجه به مقادیر جریان در لحظه t_1 از شکل (3) شرایط کلیدزنی تحت ولتاژ صفر برای کلید S_1 به صورت زیر به دست می‌آیند:

$$I_{m 22} - I_{s 22} + I_{m 21} - I_{s 21} < 0 \quad (37)$$

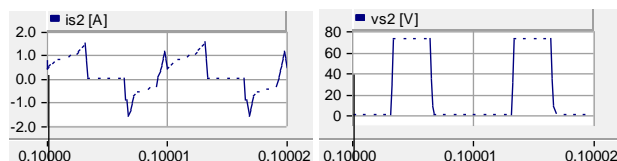
$$T_{dead} < T_{D s 1} \quad (38)$$

T_{dead} زمان مرده برای کلیدهای S_1 ، S_2 و S_3 جهت عمل کرد تحت شرایط ZVS است. $T_{D s 1}$ زمان بایاس معکوس کلید S_1 است و در این زمان جریان معکوس از دیود داخلی D_1 عبور می‌کند. با توجه به این که در مد کاری دوم جریان $i_{s 1}$ برابر با مجموع جریان‌های $i_{L 21}$ ، $i_{L 22}$ ، $i_{P S 1}$ ، $i_{P S 2}$ و (8) و (9) است در نتیجه زمان هدایت دیود D_1 از ابتدای مد کاری دوم به صورت زیر به دست آید:

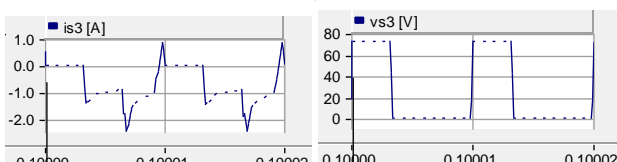
دشارژ خازن دو سر آن به صفر رسیده است و دیود داخلی کلید هدایت می‌کند و کمی پس از آن با صفر شدن جریان دیود، جریان مثبت از کلید عبور می‌کند و این نشان دهنده این است که کلیدهای S_1 ، S_2 و S_3 با قابلیت کلیدزنی ZVS روشن شده‌اند. با توجه به شکل (۵) - د مشاهده می‌شود که جریان‌های ورودی تقریباً بدون ریپل هستند.



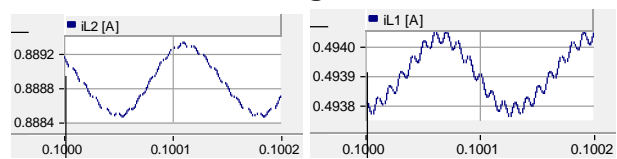
(الف)



(ب)



(ج)



(د)

شکل (۵): نتایج شبیه‌سازی عمل‌کرد افزایشنده؛ (الف) ولتاژ و جریان کلید S_1 ؛ (ب) ولتاژ و جریان کلید S_2 ؛ (ج) ولتاژ و جریان کلید S_3 ؛ (د) ریپل صفر جریان‌های ورودی

۷-۲- شبیه‌سازی عمل‌کرد کاهنده

در عمل‌کرد کاهنده منبع ولتاژ ورودی در طرف فشار قوی و دو بار خروجی در طرف فشار ضعیف قرار دارند. تقسیم توان بین دو بار خروجی به صورت $(P_{l1} = P_{l2} = 25W)$ است. در این عمل‌کرد کلیدزنی ولتاژ صفر برای کلید S_1 همواره برقرار است و کلیدزنی تحت ولتاژ صفر برای کلیدهای S_2 و S_3 به شرط برقراری نامعادله‌های (۴۶) و (۵۰) به دست می‌آیند. در این عمل‌کرد سلف‌های $L_{21} = 15\mu H$ و $L_{22} = 40\mu H$ هستند و کلیدزنی ولتاژ صفر کلیدهای S_2 و S_3 را فراهم می‌کنند. با توجه به شکل (۶) مشاهده می‌شود قبل از اعمال پالس تحریک به کلیدهای مبدل پیشنهادی جریان منفی از آن‌ها عبور می‌کند به عبارت دیگر لحظه کوچکی قبل از اعمال پالس تحریک به کلید S_2 ولتاژ دو سر آن با دشارژ خازن دو سر آن به صفر رسیده است و دیود داخلی کلید هدایت می‌کند و کمی پس از آن با صفر شدن جریان دیود، جریان از کلید عبور می‌کند و این نشان دهنده این است که کلیدهای S_1 ، S_2 و S_3 با قابلیت کلیدزنی

در عمل‌کرد کاهنده شرط کلیدزنی تحت ولتاژ صفر کلید S_2 به صورت زیر به دست می‌آید:

$$\delta_1 T_s > \frac{2L_{21}D_2P_{l1}}{V_{l1}^2} - \frac{L_{21}}{L_{m1}}(1-D_2)\left(D_2 - \frac{1}{50}\right)T_s + \frac{T_s}{100} \quad (50)$$

در عمل‌کرد کاهنده عمل‌کرد ZVS کلید S_1 همواره حاصل می‌شود. بنابراین کلیدزنی تحت ولتاژ صفر برای کلیدهای S_1 و S_2 و S_3 به آسانی با تنظیم زمان $\delta_1 T_s$ طبق روابط (۴۶) و (۵۰) حاصل می‌شود.

در عمل‌کرد کاهنده-افزاینده شرط کلیدزنی تحت ولتاژ صفر برای کلید S_2 به صورت رابطه (۵۰) به دست می‌آید. کلیدزنی تحت ولتاژ صفر برای کلیدهای S_1 و S_3 در این عمل‌کرد همواره برقرار است.

۷- نتایج شبیه‌سازی

برای تایید تحلیل نظری و اطمینان از قابلیت کلیدزنی ZVS کلیدهای اصلی در مدار مبدل پیشنهادی و حالت ریپل جریان ورودی صفر از نتایج شبیه‌سازی در محیط PSCAD استفاده می‌شود. شبیه‌سازی مبدل پیشنهادی برای دو عمل‌کرد افزایشنده و کاهنده انجام می‌شود. با توجه به شکل (۳) مشاهده می‌شود که خاموشی ZCS کلیدهای کمکی همواره برقرار است چرا که قبل از اینکه پالس کلیدهای کمکی تمام شود با صفر شدن جریان عبوری از کلیدهای کمکی خاموشی ZCS کلیدهای کمکی به دست می‌آید به همین دلیل نتایج عمل‌کرد ZCS کلیدهای کمکی در این قسمت گذاشته نمی‌شود. به ازای نسبت تبدیل ترانسفورماتور $n_j = 1$ و به شرط برقراری نامعادله (۲) همواره ریپل جریان‌های ورودی برابر با صفر حاصل می‌شود. مقادیر سلف‌های مغناطیسی و نشستی سلف‌های تزویج به ازای ضریب تزویج $K_1 = K_2 = 0.8$ و اندوکتانس‌های $L_{p1} = L_{p2} = 450\mu H$ طبق روابط (۴) و (۵) برابر با $L_{k2} = L_{k1} = 162\mu H$ و $L_{m1} = L_{m2} = 288\mu H$ به دست می‌آیند. فرکانس کلیدزنی $f_s = 100kHz$ ، $V_{l2} = 48V$ ، $V_{l1} = 24V$ ، $V_H = 72V$ ، $C_4 = 10\mu F$ ، $C_6 = C_5 = 150\mu F$ ، $D_1 = D_2 = D_3 = 1/3$ و توان خروجی $P_o = 50W$ هستند.

۷-۱- شبیه‌سازی عمل‌کرد افزایشنده

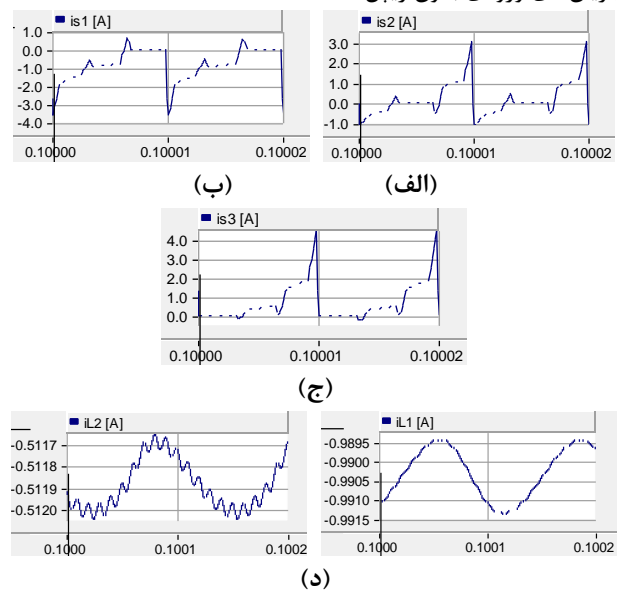
شکل (۵) شکل‌موج‌های جریان‌ها و ولتاژهای کلیدهای مبدل پیشنهادی را در عمل‌کرد افزایشنده نشان می‌دهد. در عمل‌کرد افزایشنده کلیدزنی تحت ولتاژ صفر کلیدهای S_2 و S_3 همیشه برقرار هستند. در این عمل‌کرد کلیدزنی ولتاژ صفر کلید S_1 به شرط برقراری نامعادله‌های (۴۱) و (۴۲) به دست می‌آید. در این عمل‌کرد سلف‌های $L_{21} = 18\mu H$ و $L_{22} = 80\mu H$ هستند. با توجه به شکل (۵) مشاهده می‌شود قبل از اعمال پالس تحریک به کلیدهای مبدل پیشنهادی جریان منفی از آن‌ها عبور می‌کند به عبارت دیگر لحظه کوچکی قبل از اعمال پالس تحریک مثلاً کلید S_1 ولتاژ دو سر آن با

for Cascaded Sub-Multilevel Converters, Journal of Power Electronics 50 (2009) 2761–2767.

- [4] E. Babaei, Optimal Topologies for Cascaded Sub-Multilevel Converters, Journal of Power Electronics 10 (3) (2010) 251–261.
- [5] E. Babaei, M.E. Seyed Mahmoodieh, and M. Sabahi, "Investigating buck dc-dc converter operation in different operational modes and obtaining the minimum output voltage ripple considering filter size," *Journal of Power Electronics*, vol. 11, no. 6, pp. 793-800, Nov. 2011.
- [6] E. Babaei and M.E. Seyed Mahmoodieh, "Calculation of output voltage ripple and design considerations of Sepic converter," *IEEE Trans. Ind. Electron.*, vol. 61, no. 3, pp. 1213-1222, March 2014.
- [7] E. Babaei, M.E. Seyed Mahmoodieh, and H. Mashinchi Mahery, "Operational modes and output voltage ripple analysis and design considerations of buck-boost dc-dc converters," *IEEE Trans. Ind. Electron.*, vol. 59, no. 1, pp. 381-391, Jan. 2012.
- [8] I.O. Lee and G.W. Moon, "Soft-switching dc-dc converter with a full ZVS range and reduced output filter for high-voltage applications," *IEEE Trans. Power Electron.*, vol. 28, no. 1, pp. 112-122, Jan. 2013.
- [9] R. Yang, H.F. Ding, Y. Xu, L. Yao, and Y.Meng. Xiang, "An analytical steady-state model of LCC type series-parallel Resonant converter with capacitive output filter," *IEEE Trans Power Electron.*, vol. 29, no. 1, pp. 328-338, Jan. 2014.
- [10] D. S. Wijeratne and G. Moschopoulos, "A ZVS-PWM full-bridge converter with reduced conduction losses," *IEEE Trans. Power Electron.*, vol. 29, no. 7, pp. 3501–3513, July 2014.
- [11] B. Gu, J.Sh. Lai, N. Kees, and C. Zheng, "Hybrid Switching Full-Bridge DC-DC Converter With Minimal Voltage Stress of Bridge Rectifier, Reduced Circulating Losses, and Filter Requirement for Electric Vehicle Battery Chargers," *IEEE Trans Power Electron.*, vol. 28, no. 3, pp. 1132-1144, March. 2013.
- [12] H. Tao, A. Kotsopoulos, J. L. Duarte, and M.A.M. Hendrix, "Family of multiport bidirectional DC-DC converters," *IEEE Proc.-Electr. Power Appl.*, vol. 153, no. 3, May 2006.
- [13] Y.Ch. Liu and Y.M. Chen, "A Systematic Approach to Synthesizing Multi-Input DC-DC Converters," *IEEE Transactions On Power Electronics*, vol. 24, no. 1, Jan. 2009.
- [14] M. Shaiek, R. Trabelsi, M. Mimouni, S. Ben Elghali, R. Outbib, "Performances Evaluation of an Electrical and a Magnetic Coupling Multi-Port Converters," *First International Conference on Green Energy ICGE*, pp. 213–219. 2014.
- [15] W. Jiang, B. Fahimi, "Multi-port Power Electric Interface for Renewable Energy Sources," *IEEE Trans. Power Electron.*, pp. 347–352, 2009.
- [16] [A16] H. Tao, A. Kotsopoulos, J. L. Duarte, and M. A. M. Hendrix, "Multi-Input Bidirectional DC-DC Converter Combining DC-Link and Magnetic-Coupling for Fuel Cell Systems," *IEEE Trans. Power Electron.*, pp. 2021–2028, 2014.
- [17] [A17] H. Wu, J. Zhang, Y. Xing, "A Family of Multi-Port Buck-Boost Converters Based on DC-Link-Inductors (DLIs)," *IEEE Trans Power Electron.* 2014.
- [18] E. Asa, K. Colak, M. Bojarski, and D. Czarkowski, Asymmetrical Duty-Cycle and Phase-Shift Control of a Novel Multi-Port CLL Resonant Converter, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 2015:11.0309:1–10.
- [19] H. L. Jou, J. J. Huang, J.Ch. Wu, K.D. Wu, "Novel Isolated Multi-level DC-DC Power Converter, *IEEE Trans. Power Electron.*, vol. 31, pp. 2690 – 2694, 2016.
- [20] T. K. Santhosh, K. Natarajan, and C. Govindaraju, Synthesis and Implementation of a Multi-Port DC/DC Converter for Hybrid Electric Vehicles, *Journal of Power Electronics* 15 (5) (2015) 1178-1189.
- [21] K. Filsoof and P. W. Lehn, "A Bidirectional Multiple-Input Multiple-Output Modular Multilevel DC-DC Converter and its Control Design," *IEEE Transactions On Power Electronics*, vol. 31, no. 1, pp. 2767-2779. 2016.
- [22] Z. Wang, and H. Li, "An Integrated Three-Port bidirectional DC-DC converter for PV application on a DC Distribution System," *IEEE Transactions On Power Electronics*, vol. 28, no. 10, Oct. 2013.
- [23] Hyun-Lark D "Nonisolated Bidirectional Zero-Voltage-Switching DC-DC Converter," *IEEE Transactions On Power Electronics*, vol. 26, no. 9, pp 2563-2569, september 2011.

ZVS روشن شده‌اند. با توجه به شکل (۶)–د مشاهده می‌شود که

جریان‌های ورودی بدون ریپل هستند.



شکل (۶): نتایج شبیه‌سازی عمل کرد کاهنده؛ (الف) جریان کلید S_1 ؛ (ب) جریان کلید S_2 ؛ (ج) جریان کلید S_3 ؛ (د) ریپل صفر جریان‌های ورودی

۸- نتیجه‌گیری

در این مقاله یک مبدل dc-dc دو طرفه چند خروجی پیشنهاد شد. مزایای مبدل پیشنهادی شامل قابلیت کلیدزنی ZVS کلیدهای اصلی، قابلیت کلیدزنی ZCS کلیدهای کمکی و در نتیجه تلفات کلیدزنی کم و ریپل جریان‌های ورودی صفر است. با توجه به عمل کرد اسنابرهای اکتیو بدون تلفات در بازه‌های زمانی کوتاه برای برقراری ZVS کلیدهای اصلی جریان گردشی و در نتیجه تلفات هدایتی مبدل پیشنهادی کم است. روش مورد استفاده برای حذف ریپل جریان‌های ورودی باعث کاهش اندازه مبدل می‌شود. درسه حالت عمل کرد شرایط ZVS کلیدهای اصلی و ریپل جریان‌های ورودی صفر به دست آمد. در مبدل پیشنهادی با شرط این که اندازه منابع dc ولتاژ و ورودی سمت فشار ضعیف برابر یا کم‌تر از منبع ولتاژ سمت فشار قوی باشد، می‌توان تعداد ورودی‌ها را تا n سطح ولتاژ مختلف افزایش داد. نتایج شبیه‌سازی صحت تحلیل و ویژگی‌های مبدل پیشنهادی را تایید می‌کنند.

مراجع

- [1] M. Marchesoni, and C. Vacca, "New DC-DC Converter for Energy Storage System Interfacing in Fuel Cell Hybrid Electric Vehicles," *IEEE Transactions On Power Electronics* pp 301-308, Jan. 2007.
- [2] M. Farhadi Kangarlu and E. Babaei, "A generalized cascaded multilevel inverter using series connection of sub-multilevel inverters," *IEEE Trans. Power Electron.*, vol. 28, no. 2, pp. 625-636, Feb. 2013.
- [3] E. Babaei, S.H. Hosseini, New cascaded multilevel inverter topology with minimum number of switches Optimal Topologies

- [24] Jae-Won Yang and Hyun-Lark D, "Soft-switching bidirectional dc-dc converter using a lossless active snubber," *IEEE Transactions On Circuits And Systems—I: Regular Papers*, vol. 61no. 5, pp 1588-1596, May 2014.

زیر نویس‌ها

- ¹ Fuel cell vehicles (FCVs)
- ² Multilevel
- ³ Zero Voltage Switching (ZVS)
- ⁴ Zero Current Switching (ZCS)